

PCI/ PCIe/ PXI_9009 (A/B)

多通道同步采集卡

产品使用手册

V6.01.00



■ 关于本手册

本手册为阿尔泰科技推出的 PCI9009、PCI9009A、PCI9009B、PCIe9009、PCIe9009A、PCIe9009B、PXI9009、PXI9009A、PXI9009B 九款不同总线的多功能同步采集卡的用户手册，其中包括快速上手、产品功能概述、设备特性、AI 模拟量输入、DIO 数字量输入输出、CTR 计数器、产品保修等。



为了方便阅读，下述将 **PCI9009**、**PCI9009A**、**PCI9009B**、**PCIe9009**、**PCIe9009A**、**PCIe9009B**、**PXI9009**、**PXI9009A**、**PXI9009B** 九款采集卡简称为 **9009/A/B**。

文档版本：V6.01.00

■ 选型指南

总线类型	型号	AI 参数			计数器	DIO	
		通道	分辨率	采样速率		Port0	Port1
PCI 总线	PCI9009	16 路	16bit	500KS/s	1 路	8 路	4 路 PFI
	PCI9009A	16 路	16bit	250KS/s	1 路	8 路	4 路 PFI
	PCI9009B	16 路	16bit	100KS/s	1 路	8 路	4 路 PFI
PCIe 总线	PCle9009	16 路	16bit	500KS/s	1 路	8 路	4 路 PFI
	PCle9009A	16 路	16bit	250KS/s	1 路	8 路	4 路 PFI
	PCle9009B	16 路	16bit	100KS/s	1 路	8 路	4 路 PFI
PXI 总线	PXI9009	16 路	16bit	500KS/s	1 路	8 路	4 路 PFI
	PXI9009A	16 路	16bit	250KS/s	1 路	8 路	4 路 PFI
	PXI9009B	16 路	16bit	100KS/s	1 路	8 路	4 路 PFI

目 录

■ 关于本手册	1
■ 选型指南	2
■ 1 快速上手	7
1.1 产品包装内容	7
1.2 安装指导	7
1.2.1 注意事项	7
1.2.2 应用软件	7
1.2.3 软件安装指导	7
1.2.4 硬件安装指导	8
1.3 设备接口定义	8
1.4 板卡使用环境	8
■ 2 功能概述	9
2.1 产品简介	9
2.2 系统框图	9
2.3 规格参数	10
2.3.1 产品概述	10
2.3.2 AI 模拟量输入	10
2.3.3 CTR 计数器	10
2.3.4 DIO 数字量输入输出	11
2.3.5 PXI 同步信号	12
2.3.6 板卡功耗	12
■ 3 设备特性	13
3.1 板卡外形图	13
3.2 板卡尺寸图	14
3.3 接口定义	15
■ 4 AI 模拟量输入	18
4.1 AI 功能框图	18
4.2 AI 数据采集注意事项	18
4.2.1 使用低阻抗信号源	18
4.2.2 使用高质量电缆	18

4.2.3 选择合适的采样速率	19
4.3 AI 校准	19
4.4 AI 数据格式及码值换算	19
4.5 AI 信号连接	20
4.5.1 浮接信号源	20
4.5.2 接地信号源	22
4.6 AI 内时钟与外时钟	23
4.6.1 AI 时钟源选择	23
4.7 AI 采集模式	24
4.7.1 按需单点采样	24
4.7.2 有限点采样	24
4.7.3 连续采样	25
4.8 AI 触发功能	25
4.9 PCI、PCIe 总线多卡同步	25
4.9.1 主采样时钟时基同步	25
4.9.2 外部参考时钟同步	26
4.10 PXI 总线多卡同步	26

■ 5 CTR 计数器 29

5.1 边沿计数	29
5.1.1 计数方向控制	29
5.1.2 边沿计数	29
5.1.3 计数重置	29
5.2 频率/周期测量	30
5.2.1 测量低频信号	30
5.2.2 测量高频信号	30
5.2.3 测量大范围信号	30
5.2.4 周期测量和频率测量	31
5.3 半周期测量	31
5.4 脉冲测量	31
5.4.1 单脉冲测量	32
5.4.2 脉冲与半周期测量	32
5.5 脉宽测量	32
5.6 两边沿间隔测量	32
5.7 位置测量	33
5.7.1 利用正交编码器测量	33
5.7.2 利用双脉冲编码器测量	34

5.7.3 利用单脉冲编码器测量	34
5.7.4 Z 索引	34
5.8 脉冲输出	35
5.8.1 单脉冲生成	35
5.8.2 具有开始触发的单脉冲生成	35
5.8.3 有限脉冲序列生成	35
5.8.4 可重触发的脉冲或脉冲序列生成	36
5.8.5 连续脉冲序列生成	36
5.9 数字滤波	37
5.10 输出事件	37
5.10.1 脉冲方式	37
5.10.2 反转方式	38
6 数字量输入输出	39
6.1 DI/DO 数字量输入输出功能框图	39
6.2 DI 数字量输入的连接方式	39
6.3 DO 数字量输出的连接方式	40
6.4 内时钟与外时钟	41
6.4.1 时钟输入的连接	41
6.5 DI 采集模式	41
6.5.1 按需单点采样	41
6.6 DO 生成模式	42
6.6.1 按需单点生成	42
7 触发	43
7.1 触发源选择	43
7.1.1 数字触发源	43
7.1.2 模拟触发源	43
7.2 触发模式	43
7.2.1 开始触发	43
7.2.2 硬件延时触发	44
7.2.3 暂停触发	45
7.3 触发类型	45
7.3.1 软件强制触发	46
7.3.2 模拟触发	46
7.3.2.1 模拟触发连接方法	46
7.3.2.2 模拟边沿触发功能	46

7.3.3 数字触发	47
7.3.3.1 数字触发连接方法	47
7.3.3.2 数字边沿触发功能	47
8 产品保修	49
8.1 保修	49
8.2 技术支持与服务	49
8.3 返修注意事项	49
附录 A：各种标识、概念的命名约定	50

■ 1 快速上手

本章主要介绍初次使用 9009/A/B 需要了解和掌握的知识，以及需要的相关准备工作，可以帮助用户熟悉 9009/A/B 使用流程，快速上手。

1.1 产品包装内容

打开 9009/A/B 板卡包装后，用户将会发现如下物品：

- 9009/A/B 板卡一个。
- 阿尔泰科技软件光盘一张，该光盘包括如下内容：
 - 1)、本公司所有产品软件安装包，用户可在文件夹中找到 ArtDAQ 软件安装包。
 - 2)、用户手册（PDF 格式电子版文档）。

1.2 安装指导

1.2.1 注意事项

- 1)、先用手触摸机箱的金属部分来移除身体所附的静电，也可使用接地腕带。
- 2)、取卡时只能握住卡的边缘或金属托架，不要触碰电子元件，防止芯片受到静电的危害。
- 3)、检查板卡上是否有明显的损伤如元件松动、元件破损、板子有破损等。如果有明显损坏，请立即与销售人员联系，切勿将损坏的板卡安装至系统。



板卡不可以在系统带电的情况下插拔！

1.2.2 应用软件

用户在使用 9009/A/B 时，可以根据实际需要安装相关的应用开发环境，例如 Microsoft Visual Studio、NI LabVIEW 等。

ArtDAQ 是北京阿尔泰科技发展有限公司采集设备的驱动程序及开发套件，用以实现从简单到复杂的数据采集任务，高效快速搭建测试系统。

- 支持大多数 ART 硬件设备。
- 支持的操作系统：Windows 10/8/7/XP，LabVIEW RT（Linux 的支持情况，请致电技术支持咨询 400-860-3335）。
- 支持的编程语言和平台有：C/C++，LabVIEW 等。
- 提供 VC、C#、Labview 的编程范例程序，在 {ART Technology Directory}\ArtDAQ\Sample 目录中可以找到。
- 设备驱动提供的 dll，可以在 Windows 平台下的几乎任何编程环境中使用。

1.2.3 软件安装指导

在不同操作系统下安装 9009/A/B 的方法一致。

第一步：将产品包装中附带的光盘  插入光驱中，等待识别到光盘后，可查找到 ArtDAQ 软件安装包；如果您的硬件平台设备没有光驱，请从阿尔泰科技官网下载 ArtDAQ 软件安装包，链接地址：<http://www.art-control.com/>。

第二步：双击 ArtDAQ 软件安装包，进入安装向导，按照向导提示进行每一步安装即完成。

1.2.4 硬件安装指导

将 9009/A/B 正确安装在操作设备卡槽中，安装成功后开机，系统会自动安装驱动，若未成功安装驱动按下列方法操作。

- 1)、打开 DMC(设备管理配置工具)。
- 2)、选中要安装的设备，右击选择‘更新驱动’，按向导提示进行下一步安装即完成。

1.3 设备接口定义

9009/A/B 相关接口信息可以参见本手册<3.3 接口定义>章节。

1.4 板卡使用环境

- ◆ 工作温度范围：0°C ~ 50°C
- ◆ 工作相对湿度范围：10% ~ +90%RH (无结露)
- ◆ 存储相对湿度：5% ~ +95% RH (无结露)
- ◆ 存储温度范围：-20°C ~ +70°C

2 功能概述

本章主要介绍 9009/A/B 的系统组成及基本特性，为用户整体了解 9009/A/B 的相关特性提供参考。

2.1 产品简介

9009/A/B 系列是本公司推出的九款不同总线的多功能同步采集卡；该板卡支持 16 路差分模拟量输入，16 位 ADC 分辨率，提供了 500kS/s、250kS/s、100kS/s 三种采样速率可选型，可实现对 16 通道的同步转换，同时用户可通过多卡级连的方式扩展通道数量；并且提供 8 路数字 I/O，4 路可编程 I/O 及 1 通道多功能计数器。

9009/A/B 配备了 16 位高线性度的 AD 转换器，是无线通讯、雷达/声纳、超声、图形成像等高动态范围应用的理想选择。

2.2 系统框图

9009/A/B 系统框图，具体如图2-2-1所示。

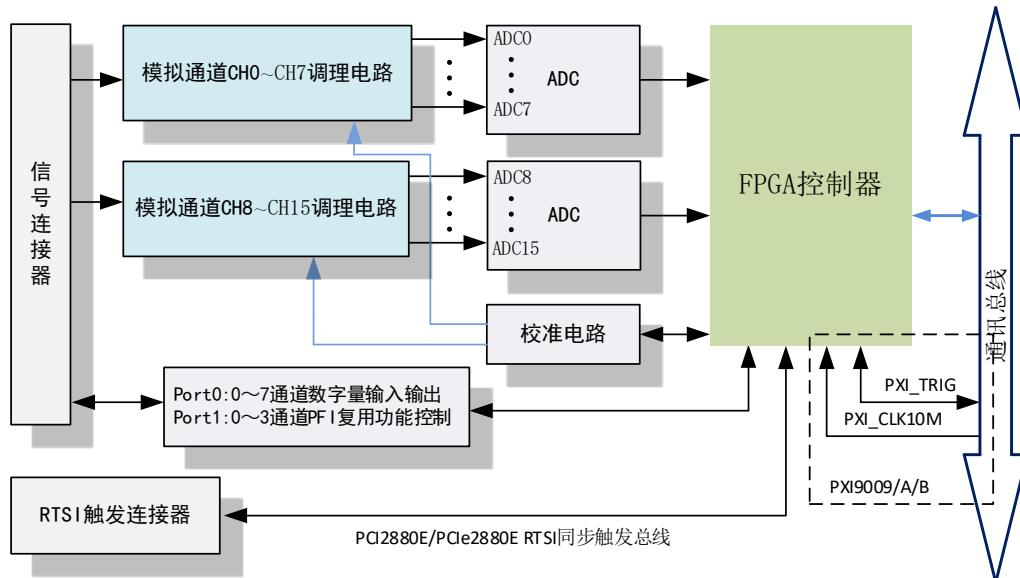


图2-2-1 9009/A/B系统框图

9009/A/B 系统框图主要由信号调理模块、ADC 模块、自校准模块、PFI 复用功能控制模块、FPGA 控制模块等组成。

信号调理模块可实现对差分信号的滤波，把输入信号转换为适合 AD 采集范围的信号。

ADC 模块可实现对 16 路差分输入信号的同步采集。采集电路应用 16 位 ADC 转换芯片，可实现对 16 通道的同步转换，支持按需单点采样、有限点采样和连续采样。

数字量输入输出模块（总共 8 路）及 PFI 复用功能控制模块（提供可配置数字量输入输出、采样时钟输入输出、数字触发或者计数器的 I/O，总共 4 路）。

PXI9009/A/B 在同步性要求较高的应用中，FPGA 主控芯片的全局时钟源输入可通过切换参考时钟，选择背板的 PXIe_CLK100M 或 PXI_CLK10M，使多卡的 FPGA 主控芯片内全局时钟同频率同相位。

用户在切换参考时钟之后，FPGA 主控芯片的 PLL 需要一段时间才能输出稳定的时钟，在此期间 FPGA 会发生复位，因此再次启动任务前需重新初始化任务的所有参数。

2.3 规格参数

2.3.1 产品概述

产品型号	PCI9009/A/B	PCle9009/A/B	PXI9009/A/B
总线类型	PCI 总线	PCle 总线	PXI 总线
板卡尺寸	160mm*106.68mm	160mm*111.15mm	160mm *100mm
连接器	VHDCI-68 芯母座	VHDCI-68 芯母座	SCSI-68 芯母座
操作系统	XP、Win7、Win8、Win10		

2.3.2 AI 模拟量输入

分辨率	16bit		
输入通道	16 路差分		
最大采样率	9009	9009A	9009B
	500KS/s	250KS/s	100KS/s
外时钟输入范围	0~500KHz	0~250KHz	0~100KHz
采样范围	$\pm 10V$ 、 $\pm 5V$ 、 $\pm 2.5V$		
采样模式	同步采样		
校准方式	软件自动校准		
采集模式	按需单点采样、有限点采样、连续采样		
增益误差	$\pm 0.03\% \text{ Max @ FSR}$		
偏移误差	$\pm 3LSB \text{ Max}$		
存储器深度	8K 点 FIFO		
保护电压	30V 10ms		
耦合方式	直流耦合		
时钟源	内时钟、外时钟		
触发源	软件强制触发、模拟量触发、外部数字量触发		
触发源输入范围	模拟触发 (APFI)	信号输入范围	$\pm 10V$
		分辨率	10bit
输入阻抗	数字触发 (PFI)	信号输入范围	标准 TTL 电平

2.3.3 CTR 计数器

通道数	1 路多功能计数器
计数器位数	32 位
计数器功能	CI: 边沿计数、频率测量、周期测量、半周期测量、脉冲测量、脉宽测量、双边沿间隔测量、位置测量 (基于增量式编码器)
	CO: 脉冲输出

计数器源	PFI0~PFI3
最大输入频率	5MHz
最小电平脉宽	100nS
电气标准	TTL 电平
采样方式	CI: 按需单点采样
	CO: 单点（按需）生成、有限点生成、连续生成

2.3.4 DIO 数字量输入输出

通道数	12line	Port0: 8 Line			
		Port1: 4 Line, 复用 PFI0~3			
电气标准	TTL 兼容				
配置方式	程控 I/O 方向与状态				
输入逻辑电平	高电平	最大电压	5V		
		最小电压	3V		
	低电平	最大电压	0.8V		
		最小电压	0V		
Source 电流输出 逻辑电平	高电平	最大电压	5.1V @<1mA		
		最小电压	4.46V @16.5mA		
	低电平	最大电压	0.1V		
		最小电压	0V		
Sink 电流输出 逻辑电平	高电平	最大电压	5.1V		
		最小电压	4.9V		
	低电平	最大电压	0.53V @16.5mA		
		最小电压	0V @<1mA		
最大输入范围	0V~5V				
输入速率	10MHz				
输入阻抗	10KΩ				
输出速率	10MHz				
单通道最大驱动能力	-20mA @Source 电流 25mA @Sink 电流				
过压保护	-5V~+10V				
采样方式	按需单点采样				



①设备未上电时，请勿连接超过 3.3V 的外部电压至 DIO 通道，以及正常工作时勿长时间超出工作范围，以免损害设备的长期可靠性。

②为降低板卡功耗，建议 DO 使用 Sink 方式。

2.3.5 PXI 同步信号

通道数	8 路 PXI_TRIGGER <0..7> 1 路 PXI_STAR		
电气标准	TTL 兼容		
方向控制	PXI_TRIGGER 可独立配置为输入或输出 PXI_STAR 配置为输入；在指定槽位时可配置为输出		
默认上电状态	输入		
输入逻辑电平	高电平	最大电压	5V
		最小电压	2V
输出逻辑电平	低电平	最大电压	0.8V
		最小电压	0V
输出逻辑电平	高电平	最大电压	5V
		最小电压	3.8V
输出逻辑电平	低电平	最大电压	0.44V
		最小电压	0V
最大输入范围	0~5V		
过压保护	5V		

2.3.6 板卡功耗

PCI9009/A/B	
供电电压	功耗
+5V	800mA
+12V	150mA

PCIe9009/A/B	
供电电压	功耗
+3.3V	1000mA
+12V	200mA

PXI9009/A/B	
供电电压	功耗
+5V	1200mA

■ 3 设备特性

本章主要介绍 9009/A/B 相关的设备特性，主要包括板卡尺寸信息、主要元件布局图、接口定义，为用户在使用 9009/A/B 过程中提供相关参考。

3.1 板卡外形图



图 3-1-1 PCI9009/A/B 板卡外形图



图 3-1-2 PCIe9009/A/B 板卡外形图

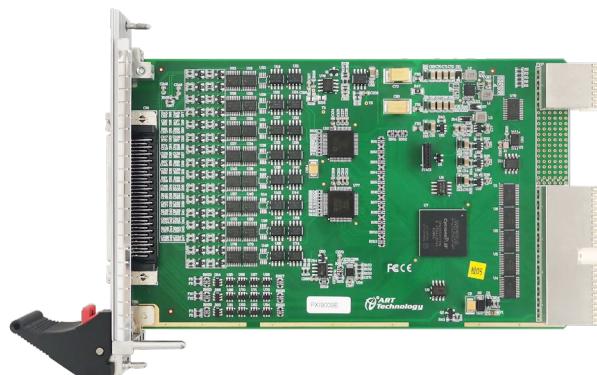


图 3-1-3 PXI9009/A/B 板卡外形图

3.2 板卡尺寸图

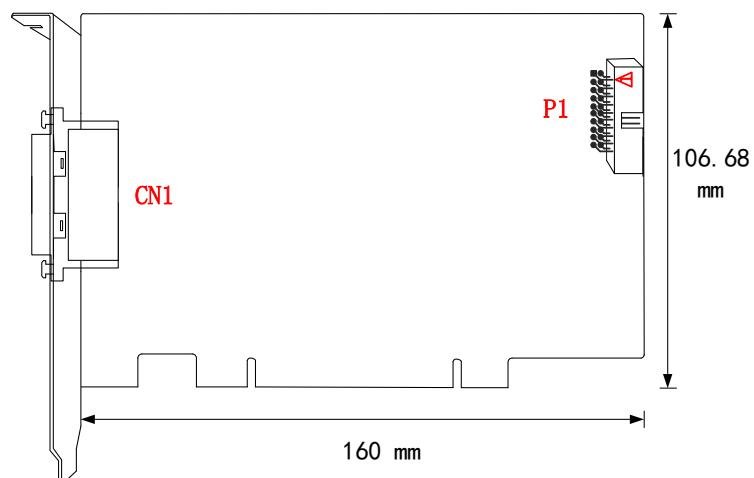


图 3-2-1 PCI9009/A/B 板卡尺寸图

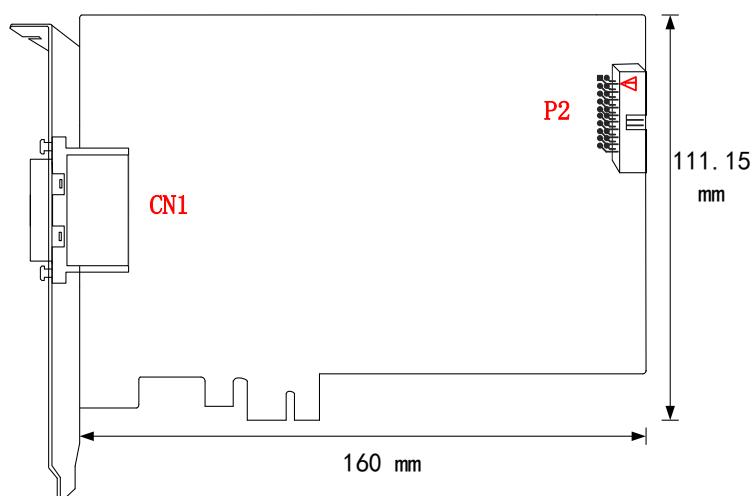


图 3-2-2 PCIe9009/A/B 板卡尺寸图

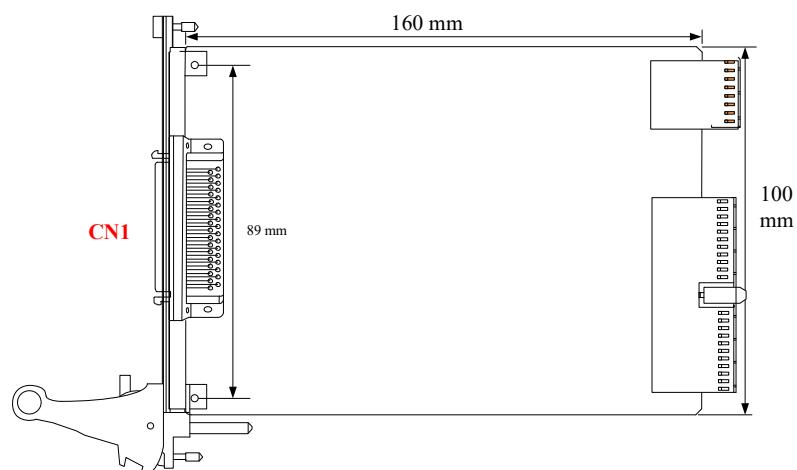


图 3-2-3 PXI9009/A/B 板卡尺寸图

CN1：模拟、数字信号输入输出连接器

P1、P2：RTSI 同步触发总线接口

3.3 接口定义

CN1	
AI1+	68 34
AI1-	67 33
AGND	66 32
AI3+	65 31
AI3-	64 30
AGND	63 29
AI5+	62 28
AI5-	61 27
AGND	60 26
AI7+	59 25
AI7-	58 24
AGND	57 23
AI9+	56 22
AI9-	55 21
AGND	54 20
AI11+	53 19
AI11-	52 18
AGND	51 17
AI13+	50 16
AI13-	49 15
AGND	48 14
AI15+	47 13
AI15-	46 12
AGND	45 11
AGND	44 10
GND	43 9
P0.1	42 8
P0.3	41 7
GND	40 6
P0.5	39 5
P0.7	38 4
GND	37 3
PFI0/P1.0	36 2
PFI2/P1.2	35 1
PFI1/P1.1	
PFI3/P1.3	

图 3-3-1 9009/A/B 管脚定义图

表 3-3-1：管脚功能概述

信号名称	管脚特性	管脚功能概述		
AI0+~AI15+	Input	差分模式：AI模拟量差分输入信号的正端		
AI0-~AI15-	Input	差分模式：AI模拟量差分输入信号的负端		
P0.0 ~ P0.7	Input/Output	Port0端口8路数字量输入输出		
PFI0~PFI3	Input/Output	数字量输入输出		
		数字触发		
		外时钟输入		
		计数器 复用端口	CTR0	PFI0/P1.0 SRC / A PFI1/P1.1 GATE / B PFI2/P1.2 AUX / Z PFI3/P1.3 OUT
APFI	Input	模拟触发输入		
AGND	AGND	模拟信号地		
GND	GND	数字信号地		

表 3-3-2：计数器各功能引脚分配

边沿计数	SRC	边沿计数的源输入输入引脚
	AUX	计数方向外部控制输入引脚
脉宽测量	GATE	被测信号输入引脚
周期测量	GATE	被测信号输入引脚
频率测量	GATE	被测信号输入引脚
半周期测量	GATE	被测信号输入引脚
双边沿间隔	SRC	第一个有效边沿输入引脚
	GATE	第二个有效边沿输入引脚
编码器测量（线性位置测量和角度位置测量）	A	编码器通道 A 输入引脚
	B	编码器通道 B 输入引脚
	Z	编码器通道 Z 输入引脚
脉冲输出	OUT	脉冲输出引脚

P1: RTSI 的 Pinout 如图 3-3-2 所示，具体 Pinout 引脚如表 3-3-3 所示

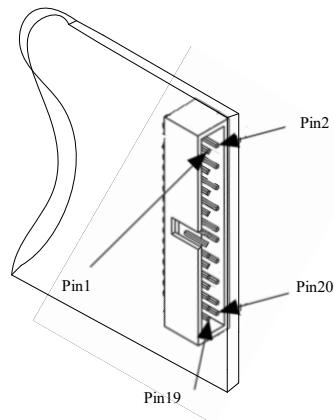


图 3-3-2 RTSI 的 Pinout 图

表 3-3-3:

RTSI 信号	Pinout
RTSI_0	1
RTSI_1	3
RTSI_2	5
RTSI_3	7
RTSI_4	9
RTSI_5	11
RTSI_6	13
RTSI_7	15
RTSI_8	17
RTSI_10M	19
GND	2、4、6、8、10、12、14、16、18、20

■ 4 AI 模拟量输入

本章主要介绍 9009/A/B 采集卡 AI 模拟量输入的相关性质，主要包括 AI 模拟量输入功能框图、AI 校准、信号连接、AI 采集、AI 触发等，为用户在使用 9009/A/B 过程中提供相关参考。

4.1 AI 功能框图

9009/A/B 的模拟输入部分主要由 AI 模拟量输入端口、输入选择模块、程控放大器、低通滤波器、模数转换、AD 缓存、触发等组成。

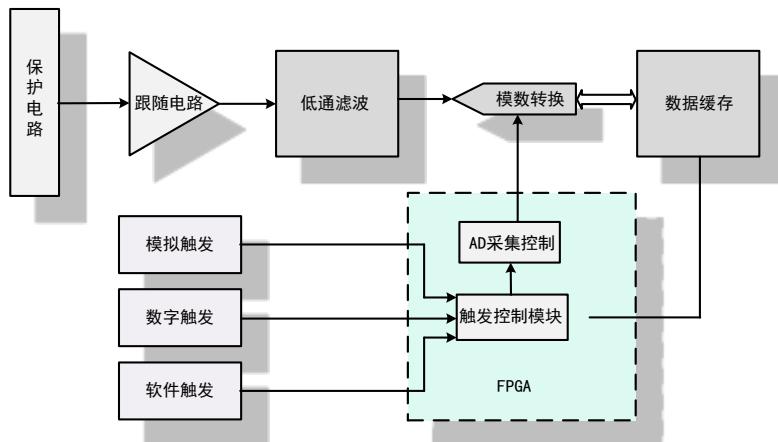


图 4-1-1 AI 功能框图

连接器：AI 模拟量输入端口，实现相关模拟输入信号的接入。

输入选择：通过模拟通道选择电路实现将需要采集的通道的模拟信号接入到信号调理电路中。

低通滤波：可有效降低高频噪声并减少频率混叠。

模数转换：将输入的模拟电压信号转换为数字信号。

AD 缓存：FIFO 数据缓存器，确保模拟输入信号在采集过程中没有数据丢失。

触发：9009/A/B 支持软件触发、模拟触发、数字触发。

4.2 AI 数据采集注意事项

9009/A/B 各通道采用独立的调理、采集电路，实现高精度同步采集。但使用过程中会有一些因素增加系统的建立时间，降低系统测量的准确性。建立时间是指输入信号经 ADC 采样之前，程控放大器将输入信号放大至合适的量程范围内所需要的时间。

用户需注意以下几点，以确保高精度采集的实现。

4.2.1 使用低阻抗信号源

使用低阻抗信号源，可以缩短程控放大器建立时间，提高系统精确度，建议用户使用阻抗小于 $1K\Omega$ 的信号源。如果用户的信号源为高阻抗信号源，可通过降低采样率或使用一个外部电压跟随来缩短系统的建立时间，使精确度得以提高。

4.2.2 使用高质量电缆

使用高质量电缆可以最大限度地提高精确度，减小串扰、传输线效应和噪声等几个方面的影响。建议用户使用具有良好屏蔽效果的电缆。

4.2.3 选择合适的采样速率

在低速采集系统中，程控放大器可通过降低噪声来增加精度。在高速采集系统中，更多采样点平均分配，采样结果会更加精确。用户需根据实际需求选择合适的采样速率。

4.3 AI 校准

9009/A/B 模拟量输入校准方式为 AI 软件自动校准。AI 软件自动校准能在不使用任何外部信号、参考电压或测量设备的情况下，自动测量并校准偏移误差和增益误差。

产品出厂时已经校准，校准常量被保存在固定的存储区域。

由于误差会随着时间和温度变化，建议用户在需要时重新校准。

 在 AI 校准开始前，请至少将采集卡仪预热 15 分钟，且自动校准时，采集卡不要连接任何外部信号。

4.4 AI 数据格式及码值换算

9009/A/B 的输入量程有±10V、±5V、±2.5V，以适应不同大小的模拟输入信号。



用户若将超出最大模拟输入电压范围的信号连接至板卡会造成数据采集失真甚至设备损坏，由此造成的损坏本公司不承担任何责任。

表 4-4-1：AI 模拟量输入的数据格式

输入电压值	AD原始码(二进制)	AD原始码(十六进制)	求补后的码(十进制)
正满度	1111 1111 1111 1111	FFFF	65535
正满度-1LSB	1111 1111 1111 1110	FFFE	65534
中间值+1LSB	1000 0000 0000 0001	8001	32769
中间值（零点）	1000 0000 0000 0000	8000	32768
中间值-1LSB	0111 1111 1111 1111	7FFF	32767
负满度+1LSB	0000 0000 0001 0001	0001	1
负满度	0000 0000 0000 0000	0000	0

AI 采集的结果主要调用 AI_ReadAnalog() 函数以电压双精度浮点数的形式返回给用户。

如果用户调用 AI_ReadBinary() 函数以二进制原码形式返回的采样结果，可以有两种方法转换为实际电压值：

方法一、根据采样量程挡位 nSampleRange 调用 AI_ScaleBinToVolt() 函数进行二进制原码到电压值的隐式转换。

方法二、根据采样量程挡位 nSampleRange 调用 AI_GetRangeInfo() 函数获得换算系数后进行每个二进制原码到电压值的显式转换。换算公式：

fVolt = (nBinary[n] - RangeInfo.fOffsetCode) * RangeInfo.fCodeWidth;

或：

fVolt = nBinary[n] * RangeInfo.fCodeWidth - RangeInfo.fOffsetVolt;



为了简化用户设计，建议使用 AI_ReadAnalog() 函数直接写入电压值，省去电压换算环节。

4.5 AI 信号连接

信号源分为：浮接信号源、接地信号源

信号的接线方式为：差分(DIFF)

表 4-5-1：模拟量输入信号连接概述

模拟信号 接地连接方式	浮接信号源	接地信号源
	<p>含义：浮接信号源是指没有与建筑物的接地系统连接，但是有一个隔离参考点的信号源。</p> <ul style="list-style-type: none"> ◆ 变压器、热电偶； ◆ 电池设备； ◆ 拥有隔离输出的仪器或者设备 	<p>含义：接地信号源是指与地系统连接的信号源，即它本身内部地和建筑物的接地系统是连接的。</p> <ul style="list-style-type: none"> ◆ 接入建筑供电系统的仪器和设备的非隔离输出
差分模式 (DIFF)		

4.5.1 浮接信号源

浮接信号源是指没有与建筑物的接地系统连接，但是有一个隔离参考点的信号源。拥有隔离输出的仪器或者设备就是一个浮接信号源。常见的浮接信号源有变压器、热电偶、电池供电设备、隔离放大器的输出、光耦隔离器等。



用户在测量浮接信号源时，请务必将信号源的负端连接至 AGND（直接或经过偏置电阻连接），否则，信号源可能会浮动到采集卡的最大工作电压范围之外，甚至损坏测试设备。

(1) 适用场合

当输入通道满足以下任何条件时，推荐使用差分模式连接：

- 输入信号电平较低 (<1V)
- 连接信号与设备间的导线长度>3m
- 输入信号需要一个隔离（单独）的地参考点或返回信号
- 信号导线通过的环境较嘈杂
- 模拟输入通道 (AI+、AI-) 都是有效信号

差分连接方式可有效降低噪声干扰和增强共模噪声抑制。

(2) 连接方式

直接连接

对于内阻小于 100Ω 的直流耦合浮接信号源，推荐使用直接连接方式。即将信号源的正端直接连接至 AI+，将信号源的负端直接连接至 AI- 和 AGND，如图 4-5-1 所示。

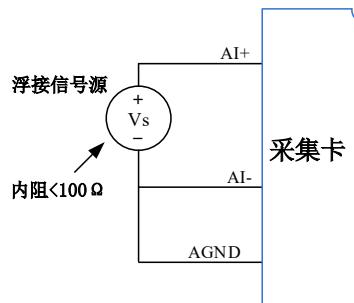


图 4-5-1 浮接信号源差分 (DIFF) 连接 -- 直接连接

单个偏置电阻连接

对于内阻较大的浮接信号源，推荐使用单个电阻连接方式。即将信号源的正端直接连接至 AI+，将信号源的负端直接连接至 AI-，且需将信号源的负端通过偏置电阻 R 连接至 AGND，其中电阻 R 为信号源内阻的 100 倍，如图 4-5-2 所示。

当浮接信号源的内阻较大时，会使大部分静电噪声耦合到正极（由于负极和地连接），造成信号的严重失衡。在这种情况下，使用单个电阻连接方式，偏置电阻会使信号路径接近平衡，两端耦合等量的噪声，这样可更好地抑制静电耦合噪声。

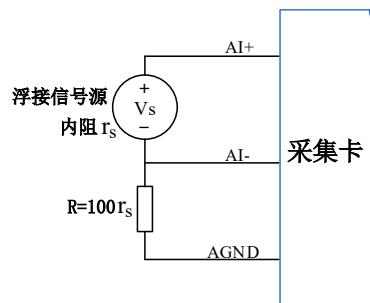


图 4-5-2 浮接信号源差分 (DIFF) 连接 -- 单个偏置电阻连接

平衡偏置电阻连接

对于内阻较大的浮接信号源，也可以通过平衡偏置电阻的连接方式平衡信号路径。即在信号源正端与 AGND 间增加同样阻值大小的偏置电阻 R，如图 4-5-3 所示。

在这种情况下，使用平衡偏置电阻连接相比单个偏置电阻连接可提供略好的噪声抑制，但会降低信号源的带载能力并引入增益误差。例如，源阻抗是 $2K$ 欧姆，这两个电阻分别是 $100K$ 欧姆，因此负载电阻为 $200K$ 欧姆并产生-1%的增益差。

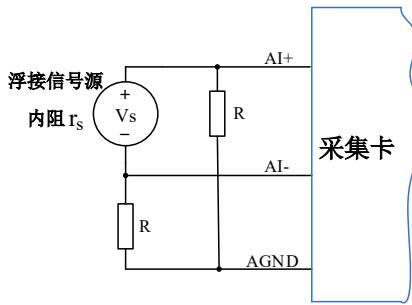


图 4-5-3 浮接信号源差分 (DIFF) 连接 -- 平衡偏置电阻连接

交流耦合信号源连接

对于交流耦合（电容耦合）的浮接信号源，若信号源内阻较小，可以选择一个阻值范围在 $100k\Omega \sim 1M\Omega$ 的偏置电阻，并将电阻两端分别连接至信号源正端及 AGND，同时将信号源负端连接至 AGND。选择阻值范围在 $100k\Omega \sim 1M\Omega$ 的偏置电阻，即不会影响到带载能力，也不能因为输入偏置电流而产生明显的输入偏置电压。如果信号源的输出阻抗较大，可以选用上述平衡偏置电阻连接的方式，如图 4-5-4 所示，此种连接方式同样会降低信号源的带载能力并引入增益误差。

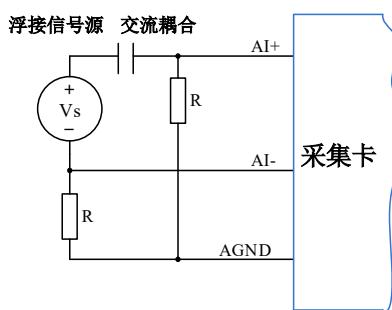


图 4-5-4 浮接信号源差分 (DIFF) 连接 -- 交流耦合信号源平衡偏置电阻连接

4.5.2 接地信号源

接地信号源是指与地系统连接的信号源，即它本身内部地和建筑物的接地系统是连接的。

假定测量设备与信号源接入到同一个供电系统的条件下，信号源已经连接到与设备相关的公共接地点。则接入建筑供电系统的仪器和设备的非隔离输出都属于接地信号源。

- ①通常两个独立接地信号源的接地具有不同的电势差。连接至建筑物接地的仪器的接地电势差为 10 mV 至 200 mV 。如电源线路连接不当，可导致该电势差增大。
- ②用户在测量接地信号源时，不推荐使用参考地单端模式连接相关待测信号，可以选用差分或无参考地单端的连接模式。



模拟输入信号需控制在正常量程范围内，否则会对设备造成损坏。由此造成的损失本公司不承担任何责任。

(1) 适用场合

当通道满足以下任何条件时，推荐使用差分模式 (DIFF) 连接：

- 输入信号电平较低 ($<1\text{V}$)
- 连接信号与设备间的导线长度 $>3\text{m}$

- 信号导线通过的环境较嘈杂
 - 有两路有效的模拟输入通道 (AI+、AI-)
- 该连接方式可有效降低噪声干扰并增强共模噪声抑制。

(2) 连接方式

连接方式如下图 4-5-5 所示, 图中 V_{cm} 为共模噪声和信号源地与设备地间的接地环路电势差, 差分连接方式可有效抑制存在的共模噪声及接地电势差。

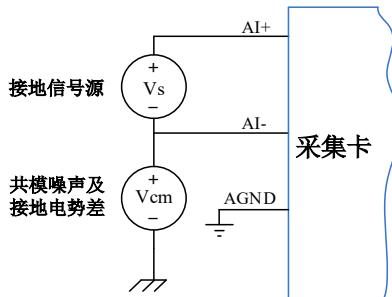


图 4-5-5 接地信号源的差分 (DIFF) 连接

4.6 AI 内时钟与外时钟

4.6.1 AI 时钟源选择

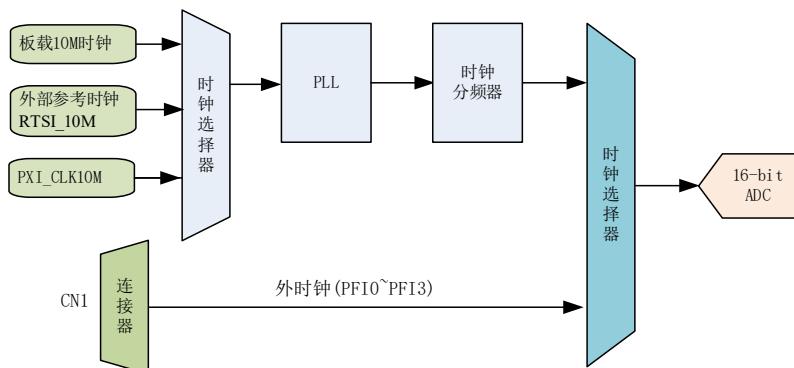


图 4-6-1 AI 时钟结构框图

AI 内时钟

板载 10MHz 时钟通过时钟选择器由内部锁相环倍频至 40MHz 后, 经过内部逻辑控制电路分频后产生的时钟信号定时触发 AD 进行转换。

PXI_CLK10M

PXI9009/A/B 可接收来自 PXI 机箱背板提供的 PXI_CLK10M 时钟信号, 经锁相环倍频后可为 ADC 提供精确的参考时钟。

AI 外时钟

AI 外时钟功能是指使用板外时钟信号来定时触发 AD 进行转换。

该时钟信号通过 PFI 管脚接入, 经过时钟选择器提供给 ADC。板外时钟信号可以是另外一块板卡的时钟输出, 也可以是其他设备如时钟频率发生器等。



外部时钟频率≤ADC 最高转换频率。

4.7 AI 采集模式

该采集卡的 AI 采集模式有按需单点采样、有限点采样、连续采样。

4.7.1 按需单点采样

按需单点采样可简单、方便的实现各通道单个点的采样，如图 4-7-1 所示。

按需单点采样功能是指用户根据需求，随时可以获取各个通道一个采样点的功能。该功能主要针对简单采样或采样实时性要求较高、数据量很少且采样时间不确定的应用中。采集实时性比较高，可方便的用于 PID，PLC 等实时的快速伺服闭环控制系统等场合。用户在每发出单点的读命令 (AI_ReadAnalog() 或 AI_ReadBinary()) 后，设备快速的完成一次采集，各通道采集一个点，之后通过通讯总线将采集的 AI 数据迅速的传给 PC 机。

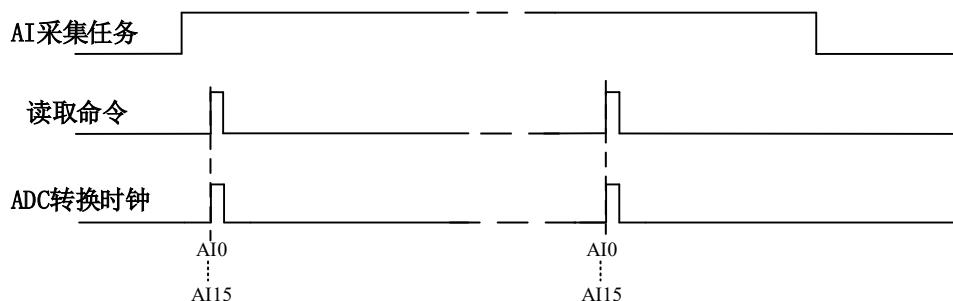


图 4-7-1 按需单点采集

在按需单点采样模式下，AI 启动并被触发后，以 AI 最大采样频率作为转换时钟，所选通道同时采集一个点，数据采集完成后将其传输到 PC 机完成一次单点采样。

在按需单点采样下，AI 转换频率受控于 AI 最大采样频率，而 AI 的采样速率则受制于用户的单点读命令。

4.7.2 有限点采样

有限点采样功能是指 AI 在采样过程中，以设置的采样速率扫描各采集通道，采集过程中不停顿，每通道各采集预设采样长度 (AIParam.nSampsPerChan) 后自动停止采集的方式。

有限点采样用在已知采样总点数或采样总时间的采样任务中，尤其是用在带有触发的采样任务中。例如：需要在触发信号开始之后采集 2 秒钟长度的数据，使用有限点采样方式可以很方便的实现此需求。使用时，需要指定每通道的采样长度，或将需要采集的时间根据采样速率转换为每通道的采样长度，比如当每个通道需采集 N 个数据 (nSampsPerChan = N)，采样方式如图 4-7-2 所示。

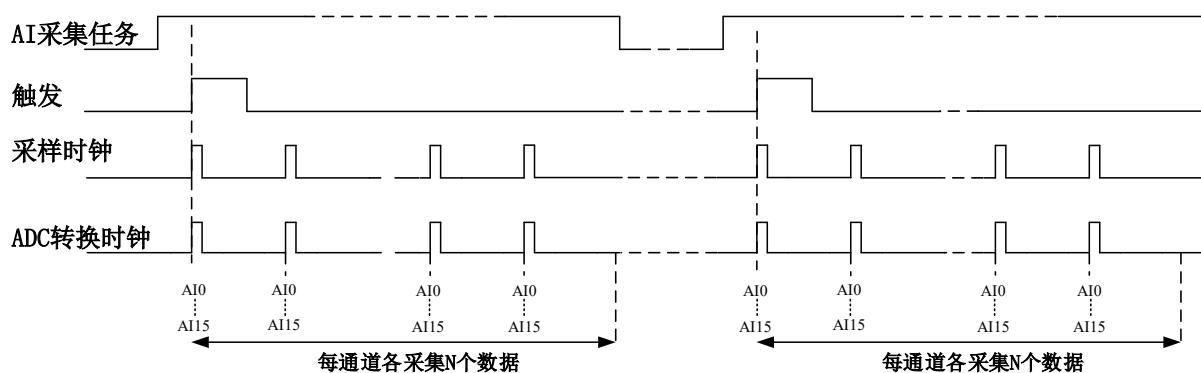


图 4-7-2 有限点采样

在有限点采样模式下，AI 启动后等待触发事件，被触发后，以预设的时钟（图 4-7-2）作为 AI 采样时钟，按照预设的通道 AI0、……、AI15 同步采集，所选通道采集够 N 个数据后，数据通过 PCI 总线传输到 PC 机，至此完成一次有限点采集。若再次启动 AI 采集，等待触发事件，重复上述动作直至停止采集。



有限点采样模式下，AI 转换频率为设置的内时钟频率（由参数 fSampleRate 指定）。

4.7.3 连续采样

连续采样功能是指 AI 在采样过程中每相邻两个采样点的时间相等，采集过程中不停顿，连续不间断的采集数据，直到用户主动停止采集任务。采样方式如图 4-7-3 所示。

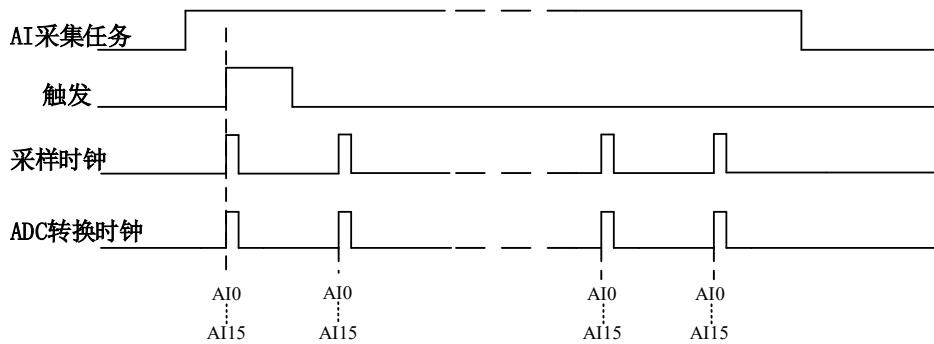


图4-7-3 时钟连续采样

在连续采样模式下，AI 启动并开始触发后，以预设的时钟（图 4-7-3）作为 AI 采样时钟，AI0、……、AI15 同步采集，直到用户停止 AI 采集。



在内时钟连续采样模式下，AI 的采样速率由参数 fSampleRate 指定。

4.8 AI 触发功能

AI 包含三种不同的触发模式：无触发、模拟边沿、数字边沿。具体的触发模式请参考《触发》章节中《触发模式》的说明。

AI 采样支持模拟触发、数字触发两种触发类型，所以触发信号的来源既可以来自模拟触发器，也可以使用数字触发器。具体的触发类型请参考《触发》章节中《触发类型》的说明。

4.9 PCI、PCIe 总线多卡同步

PCI、PCIe 总线的 9009/A/B 多卡同步通用两种实现方法：主采样时钟时基同步、外部参考时钟同步。

4.9.1 主采样时钟时基同步

系统中所有的同步设备采用 RTSI 总线电缆连接，主采样时钟时基同步：主设备输出它的主采样时钟时基信号给系统中所有的从设备。使用同步脉冲信号，对系统中所有设备的过采样时钟进行相位对齐。最后发送共享的开始触发信号，使每个设备在同一时刻开始获取和生成事件。设备同步的设置步骤如下：

1. 选择任意设备作为主设备，导出的主采样时钟时基信号并路由到所有的从设备上，使所有设备的 ADC 拥有相同的“过采样时钟”（默认是 RTSI[8]）。
2. 主设备从 RTSI0~7 的任意通道导出同步脉冲信号到所有的从设备上，使所有设备的 ADC 同时复位并对所有 ADC 上的过采样时钟进行相位对齐。
3. 任选一个设备，从 RTSI0~7 导出它的开始触发信号。
4. 启动采样任务或生成任务时，先启动所有接收开始触发信号的设备，最后再启动导出开始触发信号的设备，使得系统中的所有设备可以同时获取和生成数据。

主采样时钟时基同步多卡同步配置参数：

	主卡参数配置	从卡参数配置
参考时钟选择	LOCAL	RTSI_10M
主采样时钟时基选择	LOCAL	RTSI_8
主采样时基输出使能	是	否
触发源选择	软件强制触发、数字触发、模拟触发	与主卡触发信号输出端口保持一致
触发信号输出	是	否
同步脉冲输出使能	是	否

4.9.2 外部参考时钟同步

外部参考时钟信号是由 RTSI_10M 输入的，频率为 10MHz 的 TTL 信号。

设备同步的设置步骤如下：

1. 为所有设备提供相同的外部参考时钟信号，使所有 ADC 拥有相同的“过采样时钟”。主设备从 RTSI0~7 的任意通道导出同步脉冲信号到所有的从设备上，使所有设备的 ADC 同时复位并对所有 ADC 上的过采样时钟进行相位对齐。
2. 任选一个设备，从 RTSI0~7 导出它的开始触发信号。
3. 启动采样任务或生成任务时，先启动所有接收开始触发信号的设备，最后再启动导出开始触发信号的设备，使得系统中的所有设备可以同时获取和生成数据。

外部参考时钟多卡同步配置参数：

	主卡参数配置	从卡参数配置
参考时钟选择	RTSI_10M	RTSI_10M
主采样时钟时基选择	LOCAL	LOCAL
主采样时基输出使能	否	否
触发源选择	软件强制触发、数字触发、模拟触发	与主卡触发信号输出端口保持一致
触发信号输出	是	否
同步脉冲输出使能	是	否

4.10 PXI 总线多卡同步

PXI9009/A/B 多卡同步可以有三种方案，第一：采用主从卡级联，第二：采用共同的外触发，第三：采用共同的外时钟。

主从卡级联，参考时钟源设置为 PXI_10M，主卡导出的 AI 开始触发和 AI 同步脉冲作为从卡的触发信号，具体连接如图 4-10-1 所示。先启动所有从卡，由于主卡没有被启动，此时主卡没有输出开始触发信号和同步脉冲，所以从卡进入等待状态，直到主卡被启动时所有板卡才开始同时动作。这种连接方式实现了多卡同步启动的功能。

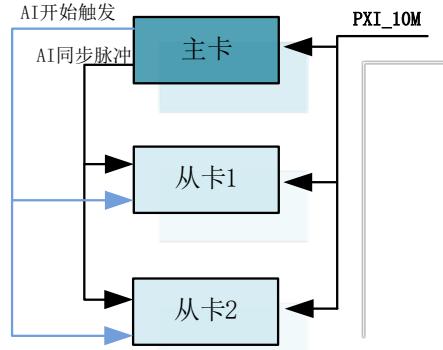


图 4-10-1 主从卡级联

	主卡参数配置	从卡参数配置
参考时钟选择	PXI_10M	PXI_10M
主采样时钟时基选择	LOCAL	LOCAL
主采样时基输出使能	否	否
触发源选择	软件强制触发、数字触发、模拟触发	与主卡触发信号输出端口保持一致
触发信号输出	是	否
同步脉冲输出使能	是	否

采用共同的外触发，给板卡共同的 PXI_10M 和外部触发信号，具体连接如图 4-10-2 所示。先启动所有从卡，由于主卡没有被启动，此时主卡没有输出开始触发信号和同步脉冲，所以从卡进入等待状态，直到主卡被启动时所有板卡才开始同时动作。这种连接方式实现了多卡同步启动的功能。

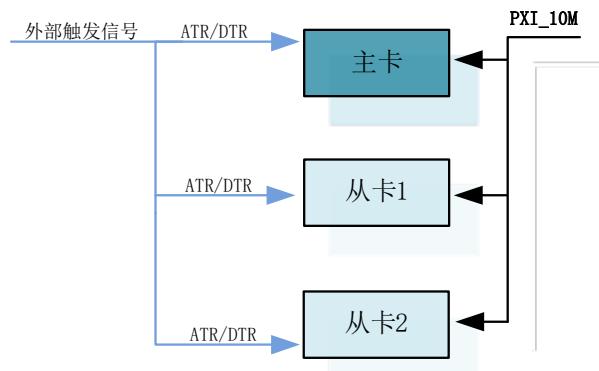


图 4-10-2 共同的外触发信号

采用共同的外时钟，置时钟源为外部时钟源，且所有板卡的所有配置参数应保持一致，具体连接如图 4-10-3 所示(CLK_IN 对应端子定义中的 PFI0~3)。连接好被采信号，启动所有板卡，此时采集卡并不采集，进入等待状态，直到外部时钟信号接入时所有板卡才开始同时动作。这种连接方式

实现了多卡同步启动的功能。

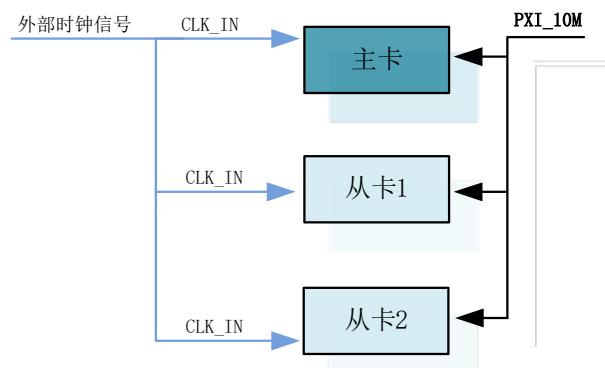


图 4-10-3 共同的外时钟信号



为实现主从卡的完全同步，推荐采用第一种方法。

■ 5 CTR 计数器

本章主要介绍 9009/A/B 计数器的相关性质，主要包括边沿计数、频率测量、半周期测量、脉宽测量、两边沿间隔测量、位置测量（基于增量式编码器）及脉冲输出功能，为用户在使用 9009/A/B 过程中提供相关参考。

9009/A/B 的采集模式有单点采样、有限点采样、连续采样（其中 CI 仅支持单点采样）。

单点采样：指定任务采集或生成一个采样。

有限点采样：指定任务采集或生成有限个采样，具体个数由用户配置的采样长度决定。

连续采样：指定任务在停止前始终采集或生成脉冲。

5.1 边沿计数

边沿计数是设备使用计数器得到上升沿和下降沿个数。

在边沿计数应用中，计数器使能后会对输入信号脉冲沿进行计数，用户可以配置计数的有效脉冲沿（上升沿或下降沿），同时也可以控制计数方式（加计数或减计数）。计数器的数值可以通过软件读取或通过采样时钟获取。

5.1.1 计数方向控制

- 始终加计数；
- 始终减计数；
- 外部控制计数，当其输入端 AUX 为高时加计数，反之减计数。

5.1.2 边沿计数

单点边沿计数：计数器使能后对输入信号脉冲沿进行计数。

GATE 门控功能可通过暂停触发实现，硬件上将暂停触发路由到 GATE 上实现边沿计数是否暂停计数的功能，单点边沿计数可缓冲边沿计数均可使用暂停触发将 PFI 路由至 GATE 门控输入上。

可作为采样时钟的信号：PFI0~PFI3。

图 5-1-1 为边沿加计数上升沿有效示意图，其他方式不再陈述。

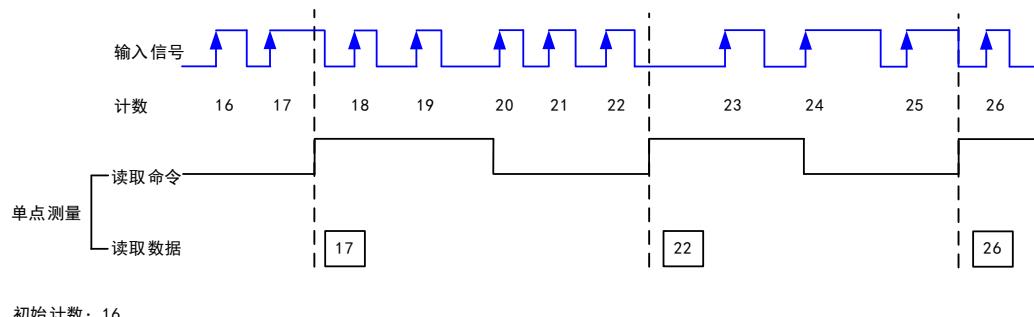


图 5-1-1 边沿加计数上升沿有效示意图

 为保证所获得的计数值准确，用户需在计数器开始对输入信号计数之后，再通过采样时钟读取当前计数值。

5.1.3 计数重置

计数重置是指边沿计数在工作时，接收到计数重置信号的有效边沿后，计数器自动装载重置值的功能。

计数重置功能可以单独开启或关闭，用户可以配置计数重置的有效边沿（上升沿或下降沿），可以对重置接线端的信号进行滤波，以消除抖动带来的影响。

5.2 频率/周期测量

用户可以通过计数器实现对特定信号频率的测量。

频率测量方法根据实际应用的不同主要包括下述几个：

5.2.1 测量低频信号

该测量方法是通过一个已知频率的时基信号对输入信号进行测量，适用于中低频信号。

单点测量时，计数器对输入信号的单个周期进行计数，计数停止后，计数值存储至硬件寄存器。

图 5-2-1 为低频信号频率测量上升沿有效示意图，其他有效边沿不再陈述。

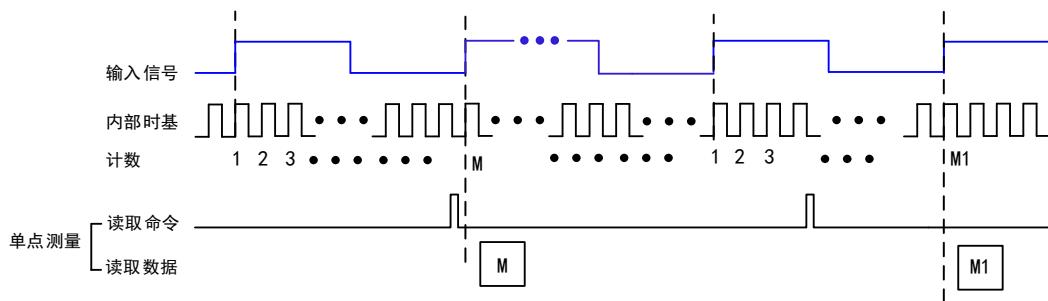


图 5-2-1 低频信号频率测量上升沿有效示意图

信号频率 = 内部时基频率 / 计数值 M 。

5.2.2 测量高频信号

该测量方法将根据用户设置的测量时间，产生固定宽度的脉冲，计数器将被测信号作为时钟对固定宽度的脉冲进行计数，根据计数结果计算出被测信号的频率。本卡测量时间最小单位 1ms，最大 40s，适用于高频信号。

单点测量时，计数器对被测信号测量，产生1个测量结果后计数停止，计数值存储至硬件寄存器。

图 5-2-2 为高频信号频率测量上升沿有效示意图，其他有效边沿不再陈述。

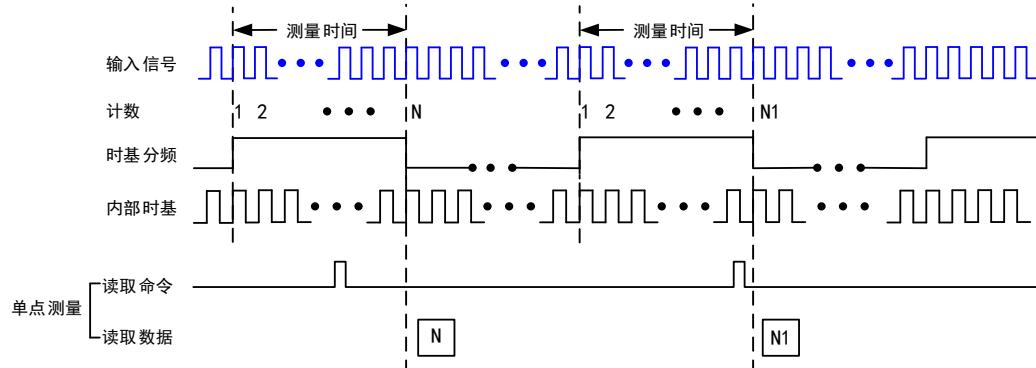


图 5-2-2 高频信号频率测量上升沿有效示意图

信号频率 = 计数值 N / 测量时间， 测量时间 = 计数值 M / 内部时基频率 。

5.2.3 测量大范围信号

该测量方法根据用户设置的除数将输入信号的频率除以除数，生成一个计数器更易于测量的

Divided Down 信号，然后通过内部时基信号对该脉冲信号进行计数，根据计数结果计算出被测信号的频率。除数设置范围 ≥ 4 。

单点测量时，计数器对被测信号测量，产生1个测量结果后计数停止，计数值存储至硬件寄存器。

图 5-2-3 为大范围信号频率测量上升沿有效示意图，下降沿有效不再陈述。

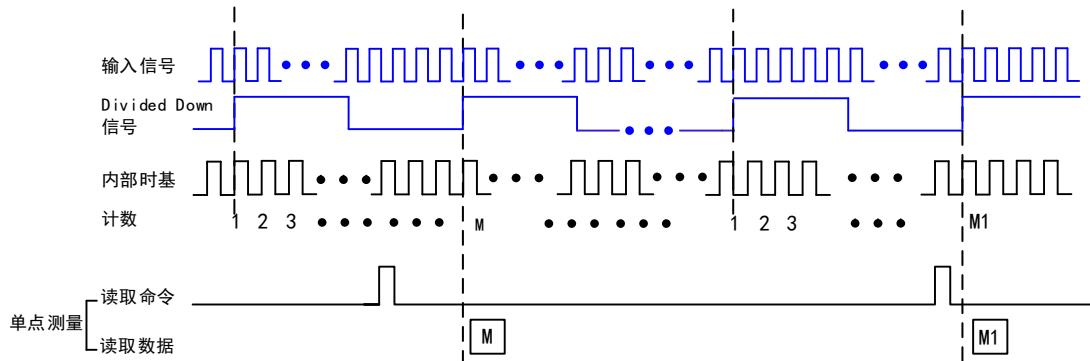


图 5-2-3 大范围信号频率测量上升沿有效示意图

$$\text{信号频率} = \text{内部时基频率} / \text{计数值 } M * \text{除数} .$$

5.2.4 周期测量和频率测量

采样在硬件中，频率测量和周期测量是相同的，周期即为频率倒数。

5.3 半周期测量

半周期测量是测量连续高低时间交替边沿之间的时间间隔。

单点测量时，计数器对输入信号的半周期进行计数，计数停止后，计数值存储至硬件寄存器。具体如图5-3-1所示。

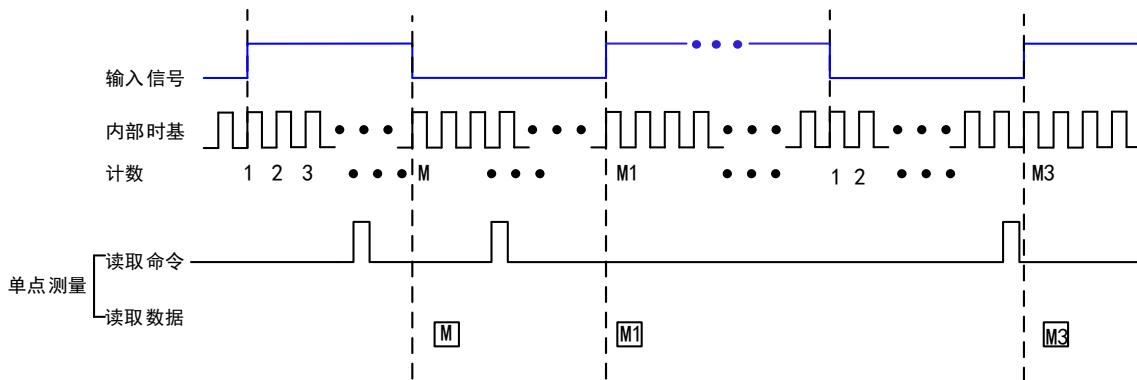


图 5-3-1 半周期示意图

$$\text{半周期值} = \text{计数值 } M / \text{内部时基频率} .$$

5.4 脉冲测量

在脉冲测量中，计数器测量启动任务后的 GATE 输入信号上脉冲的高/低时间。脉冲是根据它高/低的时间、高/低的滴答、频率/占空比来定义的，这与脉冲宽度的测量类似，不同之处在于它也测量了低脉冲时间（脉宽测量高有效时）。

将内部或外部周期性时钟信号（具有已知周期）连接到计数器的时钟输入端。计数器计算出在 GATE 信号的两个边沿之间的时钟输入端上出现的上升（或下降）的边沿数。

时钟信号的周期乘以计数器返回的边沿数，可计算出 GATE 输入的高和低的时间。

5.4.1 单脉冲测量

单脉冲（按需）测量相当于一个脉冲的高（H）和低（L）滴答上的两个单脉冲宽度测量，如图 5-4-1 所示。

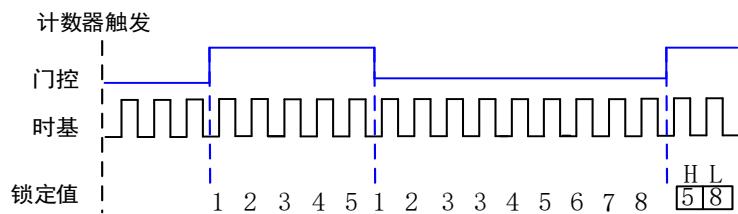


图 5-4-1 单（按需）脉冲测量

5.4.2 脉冲与半周期测量

采样在硬件中，脉冲测量和半周期测量是相同的。两者都测量脉冲的高低时间。两次测量之间的功能差异是数据的返回方式不同。在半周期测量中，每个高或低的时间被认为是一个数据点，并以秒或滴答为单位返回。在脉冲测量中，每对高和低的时间被认为是一个数据点，并以频率/占空比，高和低的时间，或高和低的滴答为单位作为配对值返回。在读取数据时，半周期测量中的 10 个点可得到 5 个高的时间和 5 个低的时间的数组。而在脉冲测量中读取 10 个点时，将获得 10 对高和低的时间的数组。

此外，脉冲测量支持采样时钟定时，而半周期测量则不支持。

5.5 脉宽测量

脉宽测量是对从上升沿到下降沿，或下降沿到上升沿的时间间隔进行测量。

单点测量时，计数器对输入信号的单个有效脉冲进行计数，计数停止后，计数值存储至硬件寄存器。

图 5-5-1 为脉宽测量上升沿有效示意图，下降沿有效不再陈述。

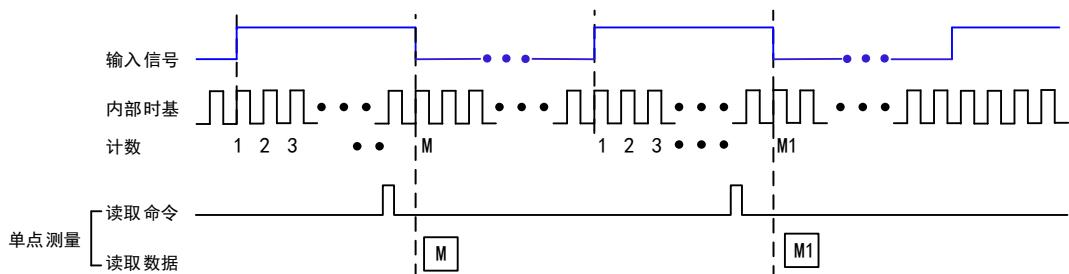


图 5-5-1 脉宽测量上升沿有效示意图

脉冲宽度值 = 计数值 $M / \text{内部时基频率}$ 。

5.6 两边沿间隔测量

两边沿间隔测量是测量一个数字信号的上升沿或下降沿与另一个数字信号的上升沿或下降沿之间的时间。

单点测量时，计数器使能后，在第一个信号的有效边沿开始计数，第二个信号的有效边沿停止计数，并将计数值存储至硬件寄存器。

图 5-6-1 为两输入信号均上升沿有效示意图，其他有效边沿不再陈述。

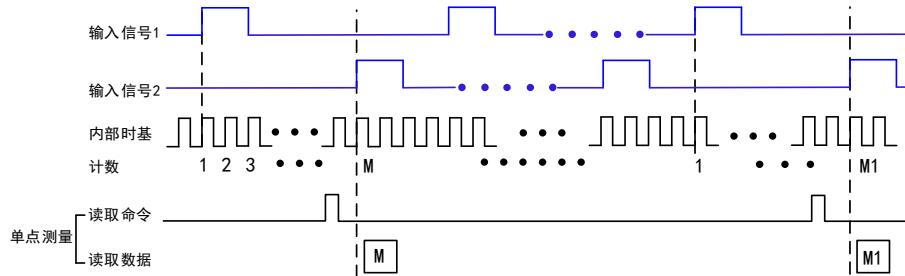


图 5-6-1 两边沿均上升沿有效示意图

两边沿间隔 = 计数值 M / 内部时基频率。

5.7 位置测量

位置测量是基于增量式正交编码器的位置测量。

编码器可将线性或旋转位移转换为数字或脉冲信号。用户通过计数器可以实现基于正交编码器或双脉冲、单脉冲编码器的位置测量。通过 X1、X2 和 X4 角度编码器，实现对角位置的测量；通过双脉冲、单脉冲编码器可实现对线性位置及角度位置的测量。

5.7.1 利用正交编码器测量

➤ X1 编码

在 X1 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 的上升沿；当信号 B 在信号 A 之前时，减量发生在信号 A 的上升沿。如图 5-7-1 所示。

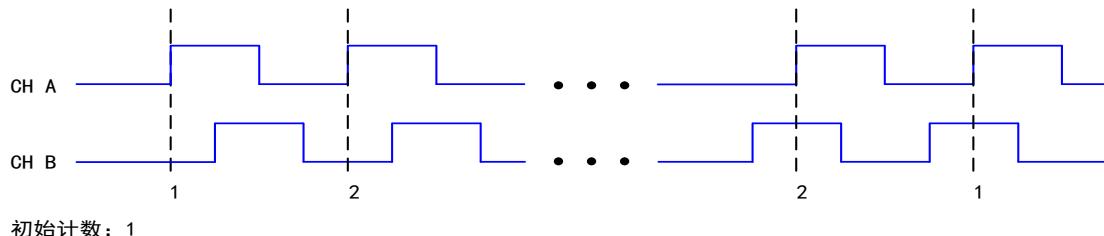


图 5-7-1 X1 编码

➤ X2 编码

在 X2 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 的上升沿和下降沿；当信号 B 在信号 A 之前时，减量发生在信号 A 的上升沿和下降沿。如图 5-7-2 所示。

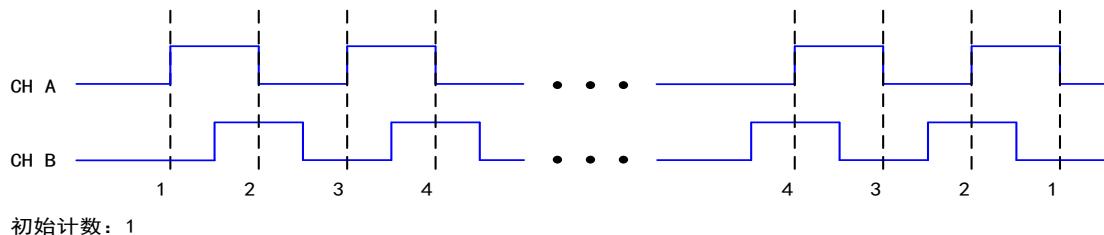


图 5-7-2 X2 编码

➤ X4 编码

在 X4 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 和信号 B 的上升沿和下降

沿：当信号 B 在信号 A 之前时，减量发生在信号 A 和信号 B 的上升沿和下降沿。如图 5-7-3 所示。

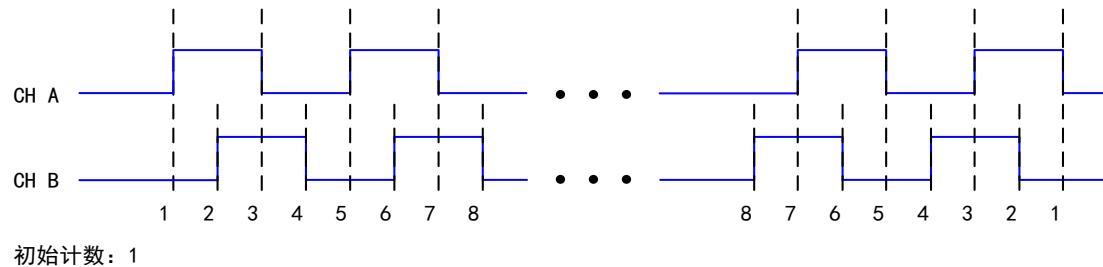


图 5-7-3 X4 编码

5.7.2 利用双脉冲编码器测量

在双脉冲编码模式下，增量发生在信号 A 的上升沿，减量发生在信号 B 的上升沿。如图 5-7-4 所示。

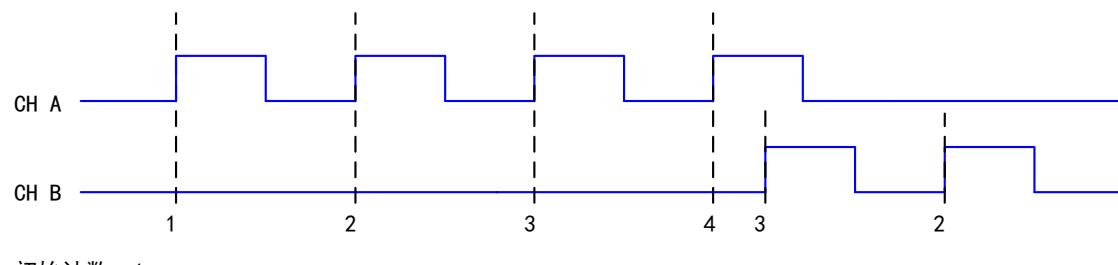


图 5-7-4 双脉冲编码

5.7.3 利用单脉冲编码器测量

在单脉冲编码模式下，当信号 B 为低电平时，增量发生在信号 A 的上升沿；当信号 B 为高电平时，减量发生在信号 A 的上升沿。如图 5-7-5 所示。

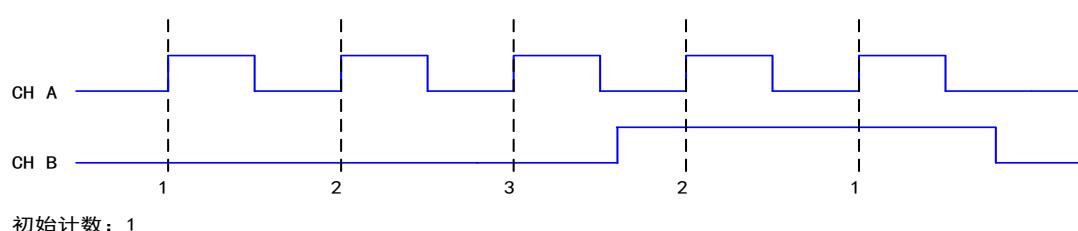


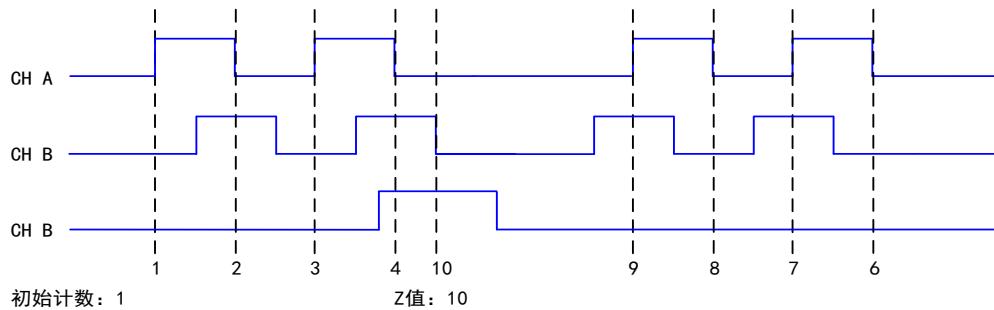
图 5-7-5 单脉冲编码



单脉冲编码器与 X1 模式相同。

5.7.4 Z 索引

当通道 Z 为高电平，且信号 A 和信号 B 符合索引相位时，计数器将被重置为设定的索引值。如图 5-7-6 所示，启用 Z 索引功能，并且将 Z 值设置为 10，触发相位设置为 A 低 B 低。当通道 Z 为高电平并且通道 A 与通道 B 都为低电平时，计数值将重新加载，然后按照之前的方式继续计数。下图以 X2 编码器来举例。



5.8 脉冲输出

5.8.1 单脉冲生成

计数器可输出一个单脉冲。从计数器触发到脉冲开始的延时时间可以被设置。延迟时间是根据时基输入的多个有效边沿来测量的。

可以设置要输出的脉冲宽度，脉冲宽度也是根据时基输入的多个有效边沿来测量的。也可以设置脉冲的初始状态、初始延时。图 5-8-1 所示，单脉冲生成，此脉冲的初始状态为低电平，初始延时为 3，脉冲宽度为 4（使用时基的上升沿）。

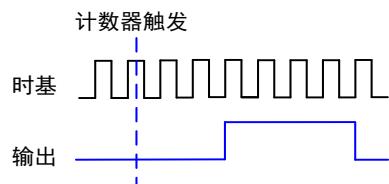


图 5-8-1 单脉冲生成

5.8.2 具有开始触发的单脉冲生成

计数器可以响应硬件启动触发信号上的一个脉冲而输出单个脉冲。

将开始触发信号连接到计数器的门控输入端。可以设置从“开始触发”到“脉冲开始”的延时时间，还可以设置脉冲宽度。延时时间和脉冲宽度可以根据时基输入的多个有效边沿来测量。

触发脉冲信号启动一次后，计数器将忽略门控输入。图 5-8-2 为具有启动触发功能的单脉冲的产生，此脉冲延时为 3，脉冲宽度为 4（使用时基的上升沿）。

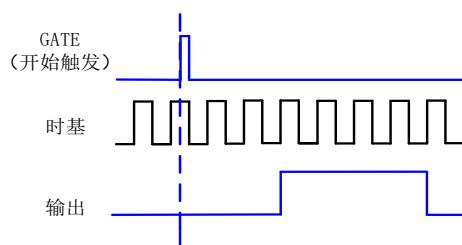


图 5-8-2 具有启动触发的单脉冲生成

5.8.3 有限脉冲序列生成

有限脉冲序列生成产生一系列设定频率和占空比的脉冲，用于预设脉冲数量。从计数器脉冲启

动任务开始的初始延时时间的计数，之后进入脉冲正常输出的高、低嘀嗒计数。计数器根据实际输出值输出对应的高、低脉冲，并在输出设定的脉冲个数后自动停止任务。图 5-8-3 所示，有限脉冲序列生成：初始状态为低电平，2 个嘀嗒初始延时，3 个高嘀嗒，3 个低嘀嗒，4 个脉冲。

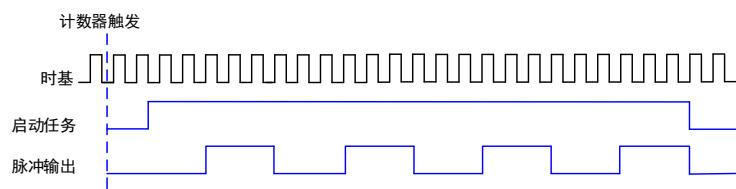


图 5-8-3 有限脉冲序列生成

5.8.4 可重触发的脉冲或脉冲序列生成

脉计数器可以输出单个脉冲或多个脉冲来响应硬件开始触发信号上的每个脉冲。产生的脉冲出现在计数器的计数器 n 内部输出信号上。

将开始触发信号连接到计数器的 GATE 输入端。设置从“开始触发”到每个脉冲开始的延时时间，也可以设置脉冲宽度。延时时间和脉冲宽度可以根据时基输入的多个有效边沿来测量。在应用 CO 时，初始延时可用于第一个触发脉冲输出，也可以用于每次触发的脉冲输出。用户可通过启用触发器上的初始延迟属性来配置。单脉冲的默认值为 True，而有限脉冲序列的默认值为 False。

当脉冲生成正在进行时，计数器的 GATE 输入将被忽略。在脉冲生成完成后，计数器等待另一个开始触发信号以便开始另一个脉冲的产生。对于重触发的脉冲生成，不允许暂停触发，因为暂停触发也使用 GATE 输入信号。如图 5-8-4 为应用 CO 产生的脉冲延时为 5 且脉冲宽度为 3（使用源的上升沿）的两个脉冲，使能重触发的初始延时设置的默认值为 True。图 5-8-5 为用 CO 产生的相同的脉冲序列。使能重触发的初始延时设置的默认值为 False。

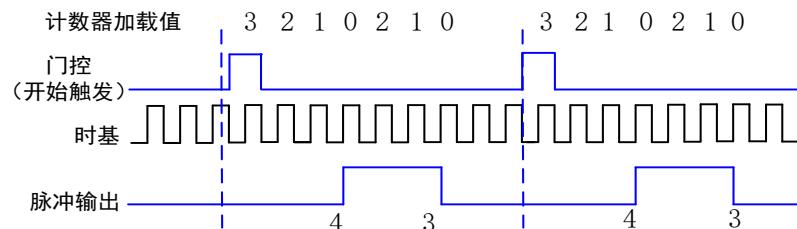


图 5-8-4 重触发器上具有初始延时的重触发单脉冲的产生

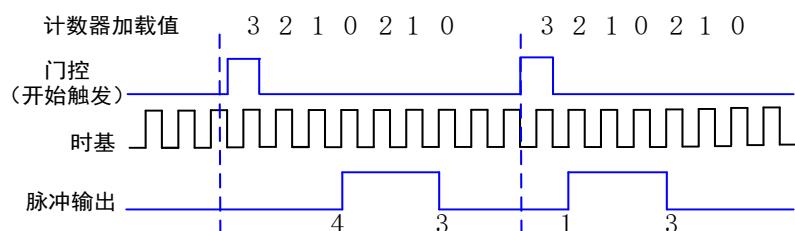


图 5-8-5 重触发器上具有初始延时的重触发单脉冲产生设置值为 False



触发和第一个触发边沿之间的最短时间是时基的两个嘀嗒

5.8.5 连续脉冲序列生成

连续脉冲序列生成产生具有可编程频率和占空比的一系列脉冲。

可设置从计数器触发到脉冲序列开始的延时时间，即初始延时。延时时间是根据时基输入的多

个有效边沿来测量的。可设置输出信号的高和低的脉冲宽度。脉冲宽度也是根据时基输入的多个有效边沿来测量的。也可以设置外时钟输入时的有效边沿（上升沿或下降沿）。

计数器被触发或者响应硬件启动触发后，计数器开始生成脉冲序列。硬件内部将“开始触发”信号路由到计数器的 GATE 输入端。也可以使用计数器的 GATE 输入作为暂停触发（GATE 不被用作开始触发时）。当暂停触发被触发时，计数器暂停脉冲的输出。图 5-8-6 为连续脉冲序列的生成（使用源的上升沿）。

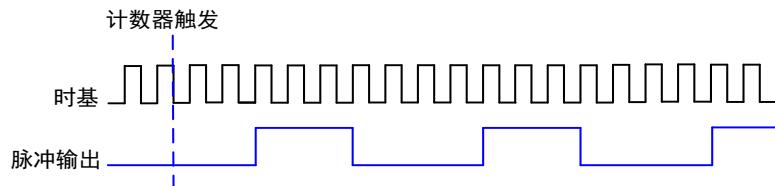


图 5-8-6 连续脉冲序列生成

连续脉冲序列的生成有时被称为分频。如果输出信号的高和低脉冲宽度是 $M+N$ 个周期，则计数器 n 内部输出信号的频率为：频率 = 时基频率 / ($M + N$)。

5.9 数字滤波

数字滤波选项可消除输入数据的毛刺。比如，频率测量时，GATE 上信号的抖动会导致频率测量不准确，使用滤波功能可减小或消除抖动对测量的影响，提高测量的准确性。用户可通过配置“滤波宽度设置”来控制滤波的时间间隔。滤波可阻止宽度小于指定滤波间隔相等的脉冲，通过宽度大于指定间隔的脉冲，如图 5-9-1。

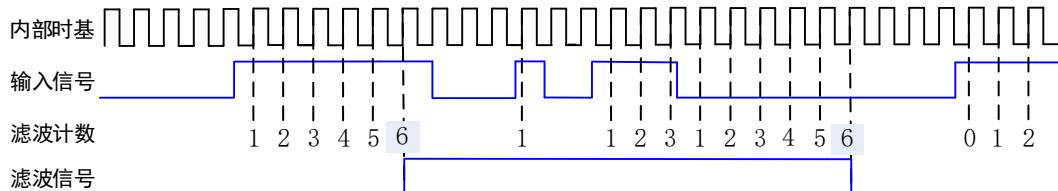


图 5-9-1 数字滤波示例

5.10 输出事件

计数器在边沿计数和基于编码器进行位置测量时，可以配置计数器在计数溢出时（加计数时上溢或减计数时下溢），输出一个事件。

输出的事件有两种方式：脉冲方式或者反转方式。

5.10.1 脉冲方式

脉冲方式为计数器溢出时，根据用户设定的输出极性，输出一个计数周期的脉冲，脉冲宽度与计数器的输入信号有关。计数器继续计数，再次溢出时，再次输出一个计数周期的脉冲。

以加计数为例，设定输出极性为高电平，当计数器从初始值加计数，加到 4294967295 （即 $2^{32}-1$ ）时，计数器输出一个高脉冲，当计数器继续加计数到 0 时，此输出脉冲无效。

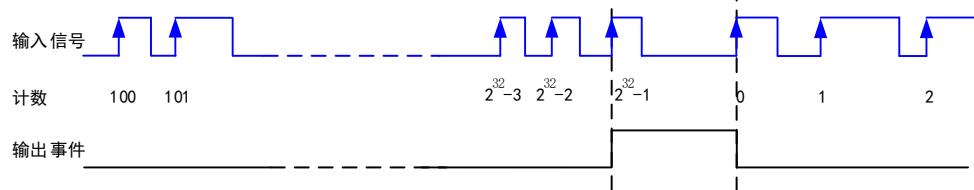


图 5-10-1 脉冲方式输出

减计数工作方式同加计数类似，只是计数器减到 0 时，计数器输出一个有效脉冲。

5.10.2 反转方式

反转方式为根据用户设定的空闲状态，计数器溢出时，输出发生一次反转。计数器继续计数，再次溢出时，输出再次发生反转。

以加计数为例，设定空闲状态为低电平，当计数值从初始值加到 4294967295（即 $2^{32}-1$ ）的过程中，计数器输出一直为空闲状态的低电平，当计数器继续加计数为 0 时，输出反转为高电平。

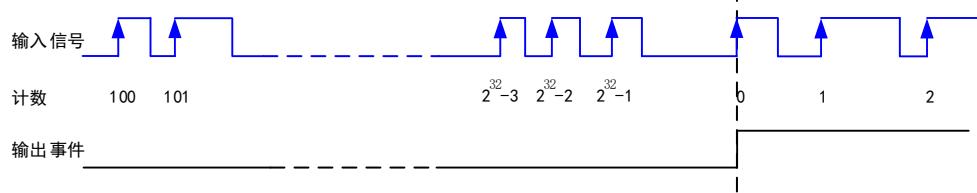


图 5-10-2 反转方式输出

减计数工作方式同加计数类似，只是计数器减到 4294967295（即 $2^{32}-1$ ）时，计数器输出发生反转。

■ 6 数字量输入输出

本章主要介绍 9009/A/B 数字量输入输出的相关性质，主要包括数字量输入输出功能框图、信号连接等，为用户在使用 9009/A/B 过程中提供相关参考。

6.1 DI/DO 数字量输入输出功能框图

9009/A/B 的数字量输入输出中，包含 8 路 I/O 及 4 路多功能复用 I/O。其中 Port0 的每个端子可配置为输入或者输出，用户可采集或者输出连续的数字信号。PFI 的每个端子不但都可以作为输入或输出，用户可任意配置，也可作为复用功能控制。

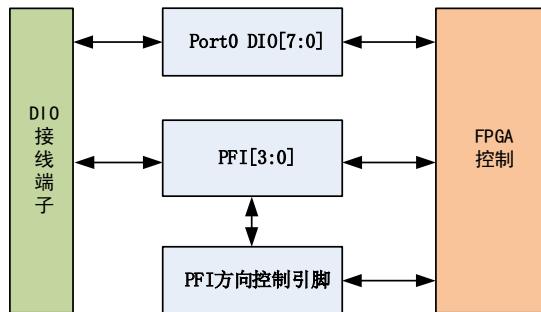


图6-1-1 DIO功能框图

输入输出电路保护：9009/A/B 的所有数字输入输出接口均具备电路保护功能，以避免设备在过压、静电释放的情况下遭到损坏。

6.2 DI 数字量输入的连接方式

DI 数字量输入的连接，具体如图6-2-1。

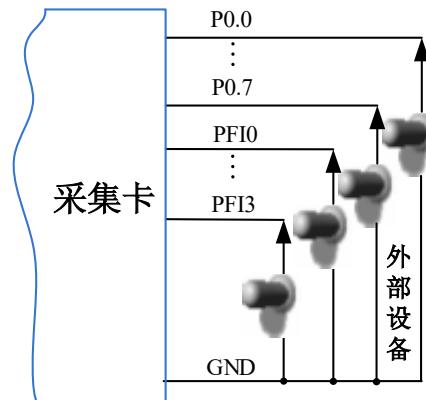
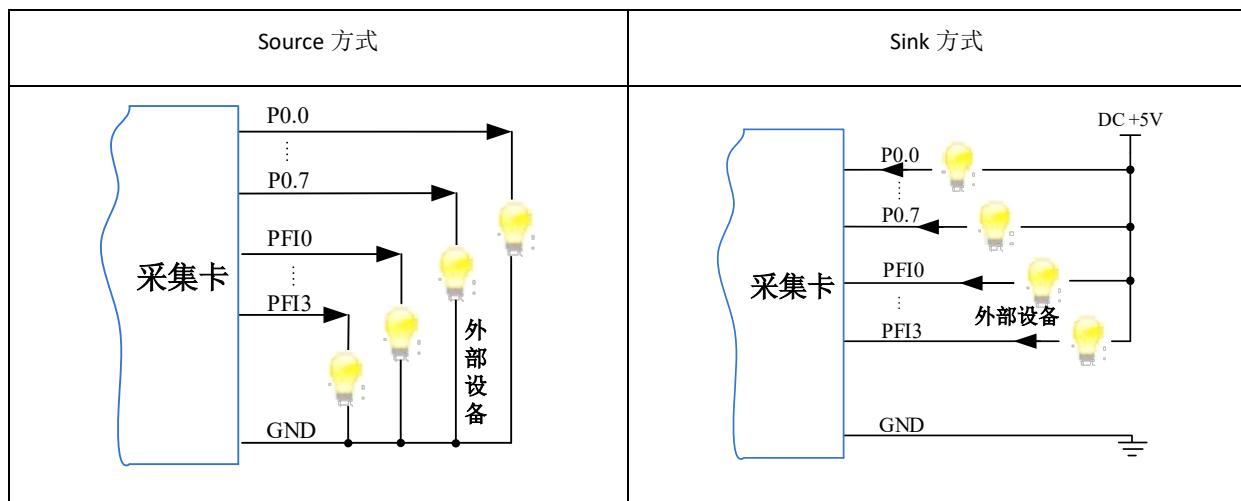


图6-2-1 DI 数字量输入的连接



用户若将超出最大数字输入电压范围的信号连接至板卡会造成数据采集失真甚至设备损坏，由此造成的损坏本公司不承担任何责任。

6.3 DO 数字量输出的连接方式



为降低板卡功耗，建议 DO 使用 Sink 方式。

当用户需驱动高电压或大电流设备时（比如 24V 继电器），需要用户自行设计外围驱动电路，可使用三极管驱动方式，如图 6-3-1， $I_c \approx V_{CC}/R_L$ (R_L 为继电器内阻)，用户使用时一定要注意 I_c 要小于三极管 VT 的最大集电极电流。

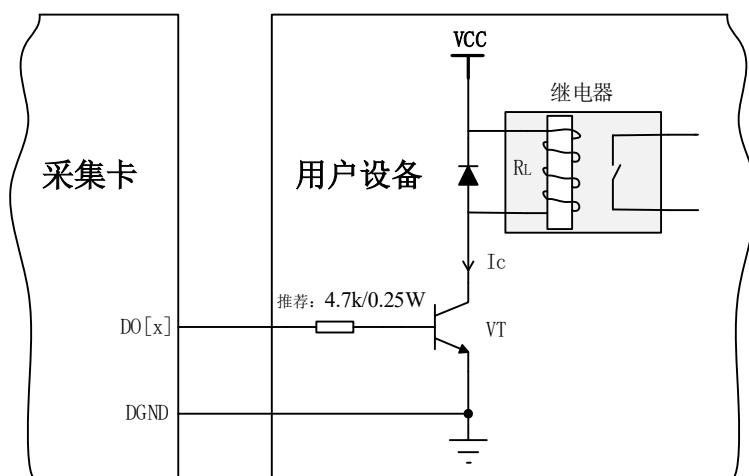


图 6-3-1 DO 数字量控制继电器电路

6.4 内时钟与外时钟

6.4.1 时钟输入的连接

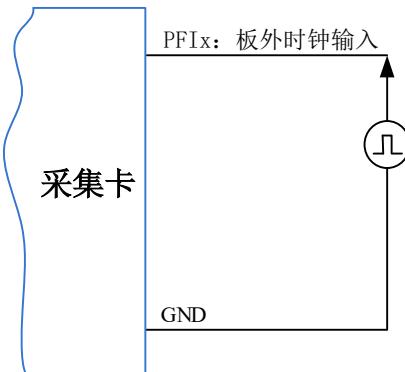


图 6-4-1 时钟输入输出的连接



当 DI 时钟与 DO 时钟同时输出时，默认为 DI 时钟输出。

6.5 DI 采集模式

该采集卡的 DI 采集模式有按需单点采样。

6.5.1 按需单点采样

按需单点采样可简单、方便的实现各通道单个点的采样，如图 6-5-1 所示。

按需单点采样功能是指用户根据需求，随时可以获取各个通道一个采样点的功能。该功能主要针对简单采样或采样实时性要求较高、数据量很少且采样时间不确定的应用中。采集实时性比较高，可方便的用于 PID，PLC 等实时的快速伺服闭环控制系统等场合。用户在每发出单点的读命令(DI_ReadDigitalLines)后，设备快速的完成一次采集，各通道采集一个点，之后通过通讯总线将采集的 DI 数据迅速的传给 PC 机。

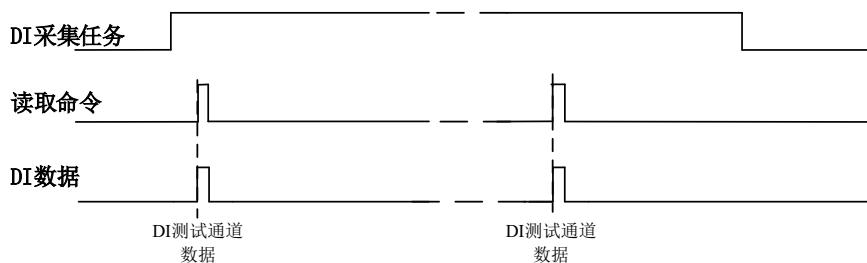


图6-5-1 按需单点采集

在按需单点采样模式下，DI 启动并被触发后，以 DI 最大采样频率作为转换时钟，采集各个端口的状态，每通道各采集一次，数据采集完成后将其传输到 PC 机完成一次单点采样。



- ① 在按需单点采样下，DI 转换频率受控于 DI 最大采样频率，而 DI 的采样速率则受制于用户的单点读命令。
- ② 在按需单点采样下，时钟输出 CLKOUT 无效。

6.6 DO 生成模式

该采集卡的 DO 生成模式有按需单点生成。

6.6.1 按需单点生成

按需单点生成可简单、方便的实现各通道单个点的生成，如图 6-6-1 所示。

按需单点生成功能是指用户根据需求，随时可以让各个通道输出一个点的功能。该功能主要针对简单输出信号或输出信号实时性要求较高、数据量很少且生成时间不确定的应用中。采集实时性比较高，可方便的用于 PID，PLC 等实时的快速伺服闭环控制系统等场合。用户在每发出单点的写命令后，PC 机将输出的 DO 数据通过通讯总线迅速的传给设备，设备快速的完成一次 DO 输出。



图6-6-1 按需单点生成

在按需单点生成模式下，DO 启动并被触发后，以 DO 最大生成频率作为转换时钟，PC 机每发送一次数据，各通道同步转换出相对状态。

- ① 在按需单点生成下，DO 转换频率受控于 DO 最大生成频率，而 DO 的生成速率则受制于用户的单点写命令。
- ② 在按需单点生成下，时钟输出 CLKOUT 无效。

7 触发

触发是引起采样或者生成动作的信号，例如开始或停止数据采集。配置触发时，必须选择触发的模式以及触发的类型。大部分功能都支持内部软件触发以及外部数字触发。一些设备还支持模拟触发。不同的功能对应的触发模式及触发类型详见各功能触发章节的说明。本章重点介绍如何选择触发模式及触发类型。

7.1 触发源选择

7.1.1 数字触发源

数字触发源由 PFI0~PFI3 任一通道来触发，使用过程中，被选中的数字触发源请勿悬空，否则该触发源会受到其他通道的串扰，导致误触发。触发源选择如图 7-1-1 所示。

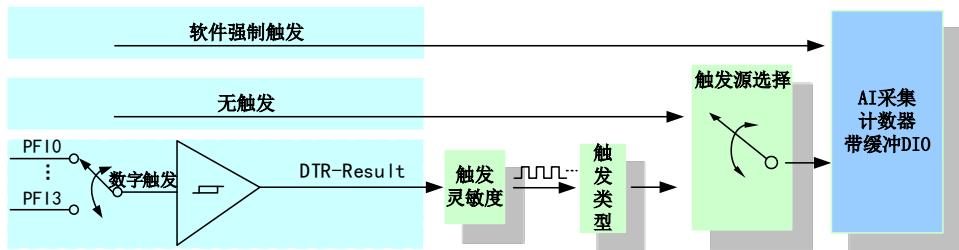


图 7-1-1 数字触发源选择

7.1.2 模拟触发源

模拟触发源由 APFI 来触发，触发的电平范围为±10V。使用过程中，被选中的模拟触发源请勿悬空，否则该触发源会受到其他通道的串扰，导致误触发。触发源选择如图 7-1-2 所示。



图 7-1-2 模拟触发源选择

7.2 触发模式

9009/A/B 依据用户不同的需求，包含了开始触发、暂停触发、硬件延时触发三种触发功能。

7.2.1 开始触发

开始触发是根据触发源信号的变化特征来触发任务，即利用触发源信号的边沿信号作为触发条件。

开始触发的类型包含：无触发、模拟边沿、数字边沿。如图 7-2-1 所示。

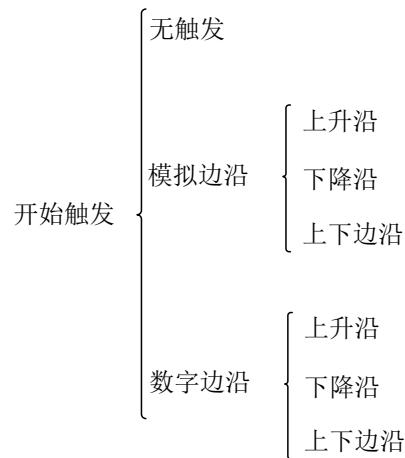


图 7-2-1 开始触发分类

以 AI 采集的数字边沿触发-下降沿触发为例来说明，具体过程如图 7-2-2 所示。其他不再陈述。

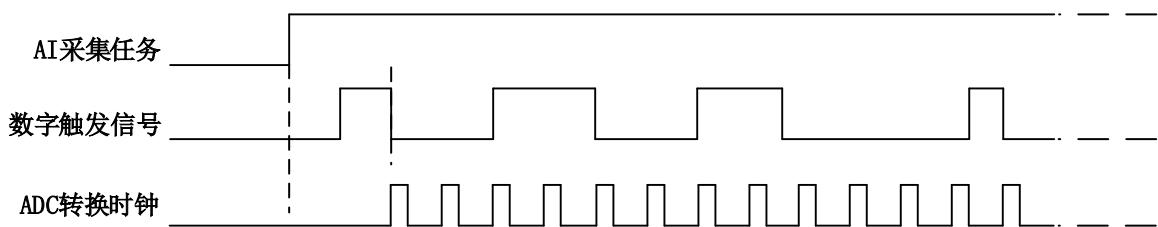


图 7-2-2 数字触发--下降沿触发

当触发方向选择下降沿触发连续采集时，开始采集任务，AI 并不立刻采集数据，当数字触发源信号从高电平变为低电平时，即数字触发源信号出现下降沿时，AI 立刻开始采集数据，直到此次采集任务结束或者用户点击“停止采集任务”按钮时停止。

7.2.2 硬件延时触发

当延迟点数为0时，9009/A/B进行开始触发任务，当延迟点数大于0时，9009/A/B进行硬件延时触发任务，延时时间由延迟点数和采样周期的乘积决定。触发方式如图7-2-3所示。

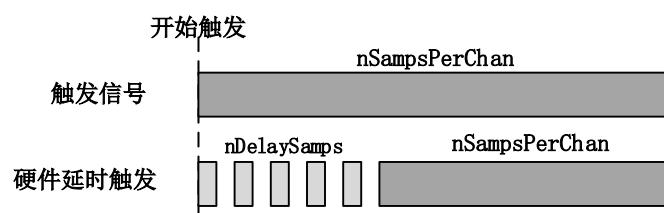


图 7-2-3 AI 硬件延时触发

当延迟点数大于 0 时，9009/A/B 进行硬件延时触发任务，使用硬件延时触发可采集或生成触发事件发生后延时 $nDelaySamps$ 个数据之后的 $nSampsPerChan$ 个数据。

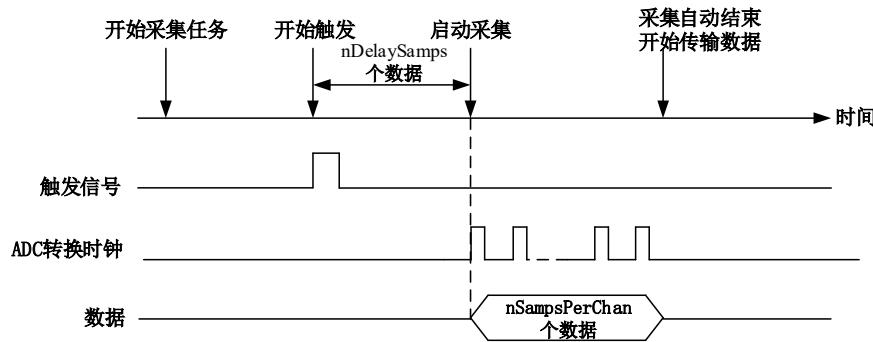
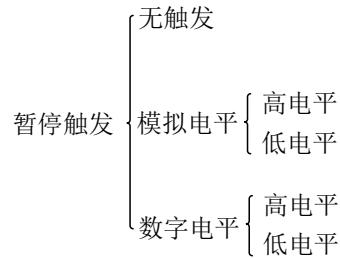


图 7-2-4 硬件延时触发

7.2.3 暂停触发

暂停触发是在连续任务下，根据触发源信号的电平特征来停止任务，即利用触发源信号的电平信号作为触发条件。

暂停触发的类型可分为：无触发（软件触发）、模拟电平、数字电平。如图 7-2-5。



以 AI 连续采集中数字电平-高电平触发为例来说明，具体过程如图 7-2-6 所示。低电平触发不再陈述。

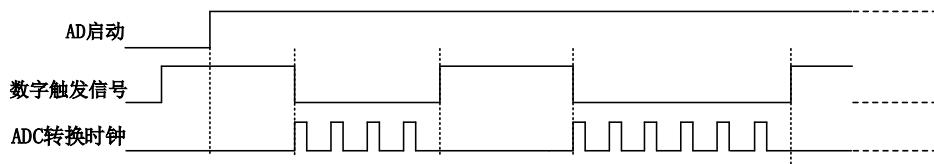


图 7-2-6 暂停触发—高电平暂停

当触发方向选择高电平暂停时，点击“开始采集”按钮，AD 并不立刻采集数据，当数字触发源信号为低电平时，AD 立刻采集数据，当数字触发源信号为高电平时，AD 停止采集，以此重复。即只在数字触发源信号为低电平时采集数据。

7.3 触发类型

9009/A/B 支持软件触发、模拟边沿/电平触发、数字边沿/电平触发。各种触发方式可通过软件配置。

 当用户使能通道模拟触发、数字触发、软件触发时，各触发信号满足触发条件即可生效，各触发为或的关系。

理想中的模拟触发信号和数字触发信号是没有抖动的。但实际中的模拟触发信号和数字触发信号会有很大的抖动，使用触发灵敏度（AIParam. nTriggerSens）可以很好的抑制抖动。如下图 7-3-1

所示：

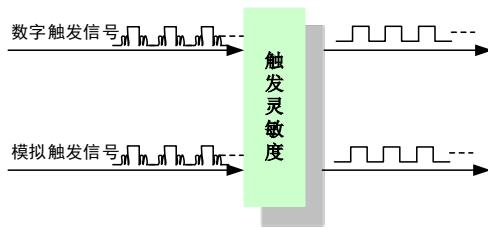


图 7-3-1 触发灵敏度

7.3.1 软件强制触发

软件强制触发等同于外部数字触发和模拟触发。它的主要作用在于当启动任务后无法及时等到外部触发，用户随时可以发出软件触发以强制设备立即正常执行任务一次。或者用户无须外部触发情况下时就要采样任务时，可以选择执行软件强制触发 (AI_SendSoftTrig()) 动作。如图 7-3-2 所示。

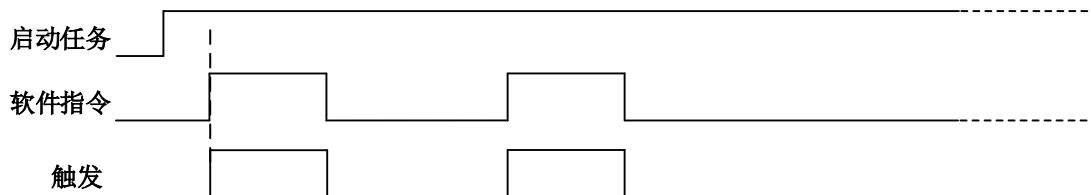


图 7-3-2 AI 软件强制触发

7.3.2 模拟触发

7.3.2.1 模拟触发连接方法

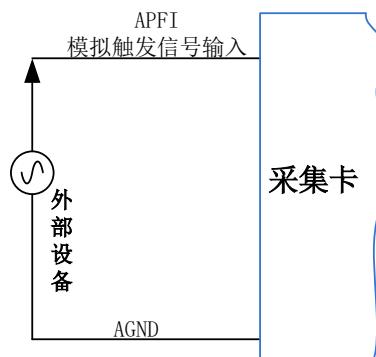


图 7-3-3 模拟触发连接方法



模拟触发通道的选择，模拟触发通道需为采样通道中的任一通道。

7.3.2.2 模拟边沿触发功能

模拟边沿触发是将变化的模拟信号作为触发源。该触发源信号通过模拟外触发输入管脚(APFI)接入，与预设触发电平信号 (fTriggerLevel) 进入比较器进行比较。比较器输出高低电平来触发 AI 采集，如图 7-3-4 所示。

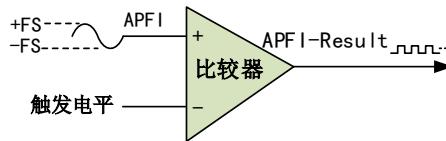


图7-3-4 模拟触发比较器

模拟边沿触发是根据触发源信号相对于触发电平的变化特征来触发AI采集的。即利用模拟比较器输出结果的边沿信号作为触发条件。

模拟边沿触发方向分为：下降沿触发、上升沿触发、变化触发。

以模拟边沿触发的下降沿触发为例来说明，具体过程如图7-3-5所示。模拟边沿触发的上升沿触发、变化触发不再陈述。

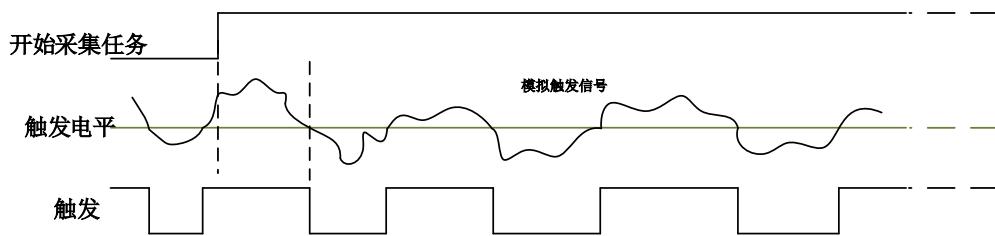


图7-3-5 模拟边沿触发--下降沿触发

当触发方向选择下降沿触发连续采集时，即比较器输出变为负时为有效的触发电平。点击“开始采集任务”按钮，AI并不立刻采集数据，当模拟边沿触发源信号从大于触发电平变化至小于触发电平时，触发信号变为低电平，AI立刻开始采集数据，直到此次采集任务结束或者点击“停止采集任务”按钮时停止。

7.3.3 数字触发

7.3.3.1 数字触发连接方法

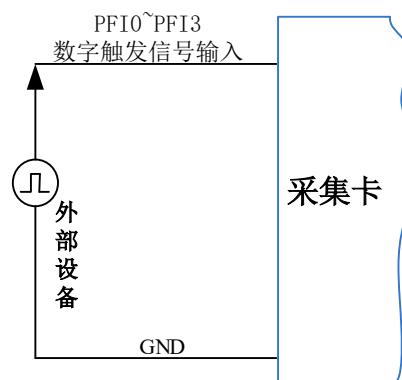


图7-3-8 数字触发连接方法

7.3.3.2 数字边沿触发功能

数字边沿触发是根据触发源信号的变化特征来触发任务的。即利用触发源信号的边沿信号作为触发条件。

数字边沿触发方向分为：下降沿触发、上升沿触发、变化触发。

以AI采集中数字边沿触发的下降沿触发为例来说明，具体过程如图7-3-9所示。数字边沿触发

的上升沿触发、变化触发不再陈述。

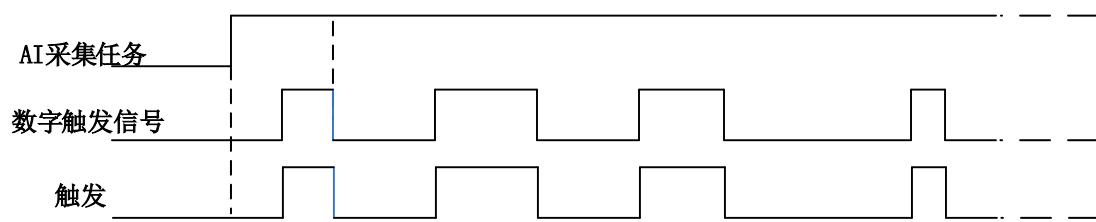


图7-3-9 数字边沿触发--下降沿触发

当触发方向选择下降沿触发连续采集时，开始采集任务，AI并不立刻采集数据，当数字边沿触发源信号从高电平变为低电平时，即数字边沿触发源信号出现下降沿时，AI立刻开始采集数据，直到此次采集任务结束或者用户点击“停止采集任务”按钮时停止。

■ 8 产品保修

8.1 保修

产品自出厂之日起，两年内用户凡遵守运输、贮存和使用规则，而质量低于产品标准者公司免费修理。

8.2 技术支持与服务

如果您认为您的产品出现故障，请遵循以下步骤：

- 1)、描述问题现象。
- 2)、收集所遇问题的信息。

如：硬件版本号、软件安装包版本号、用户手册版本号、物理连接、软件界面设置、操作系统、电脑屏幕上不正常信息、其他信息等。

硬件版本号：板卡上的版本号，如 D2290090-00。

软件安装包版本号：安装软件时出现的版本号或在“开始”菜单 → 所有程序 → 阿尔泰测控演示系统 → ACTS3300 中查询。

用户手册版本号：在用户手册中关于本手册中查找，如 V6.00.01

- 3)、打电话给您的供货商，描述故障问题。
- 4)、如果您的产品被诊断为发生故障，我们会尽快为您解决。

8.3 反修注意事项

在公司售出的产品包装中，用户将会找到该产品和这本说明书，同时还有产品质保卡。产品质保卡请用户务必妥善保存，当该产品出现问题需要维修时，请用户将产品质保卡、用户问题描述单同产品一起寄回本公司，以便我们尽快的为您解决问题。

■ 附录 A：各种标识、概念的命名约定

CN1、CN2.....CNn 表示设备外部引线连接器(Connector), 如 37 芯 D 型头等, n 为连接器序号(Number).

J1、J2.....Jn 表示外部信号输入接线柱,n 为接线柱序号.

JP1、JP2.....JPn 表示跨接套或跳线器(Jumper), n 为跳线器序号(Number).

AI0、AI1.....AIn 表示模拟量输入通道引脚(Analog Input), n 为模拟量输入通道编号(Number).

AO0、AO1.....AOn 表示模拟量输出通道引脚(Analog Output), n 为模拟量输出通道编号(Number).

DI0、DI1.....DIn 表示数字量 I/O 输入引脚(Digital Input), n 为数字量输入通道编号(Number).

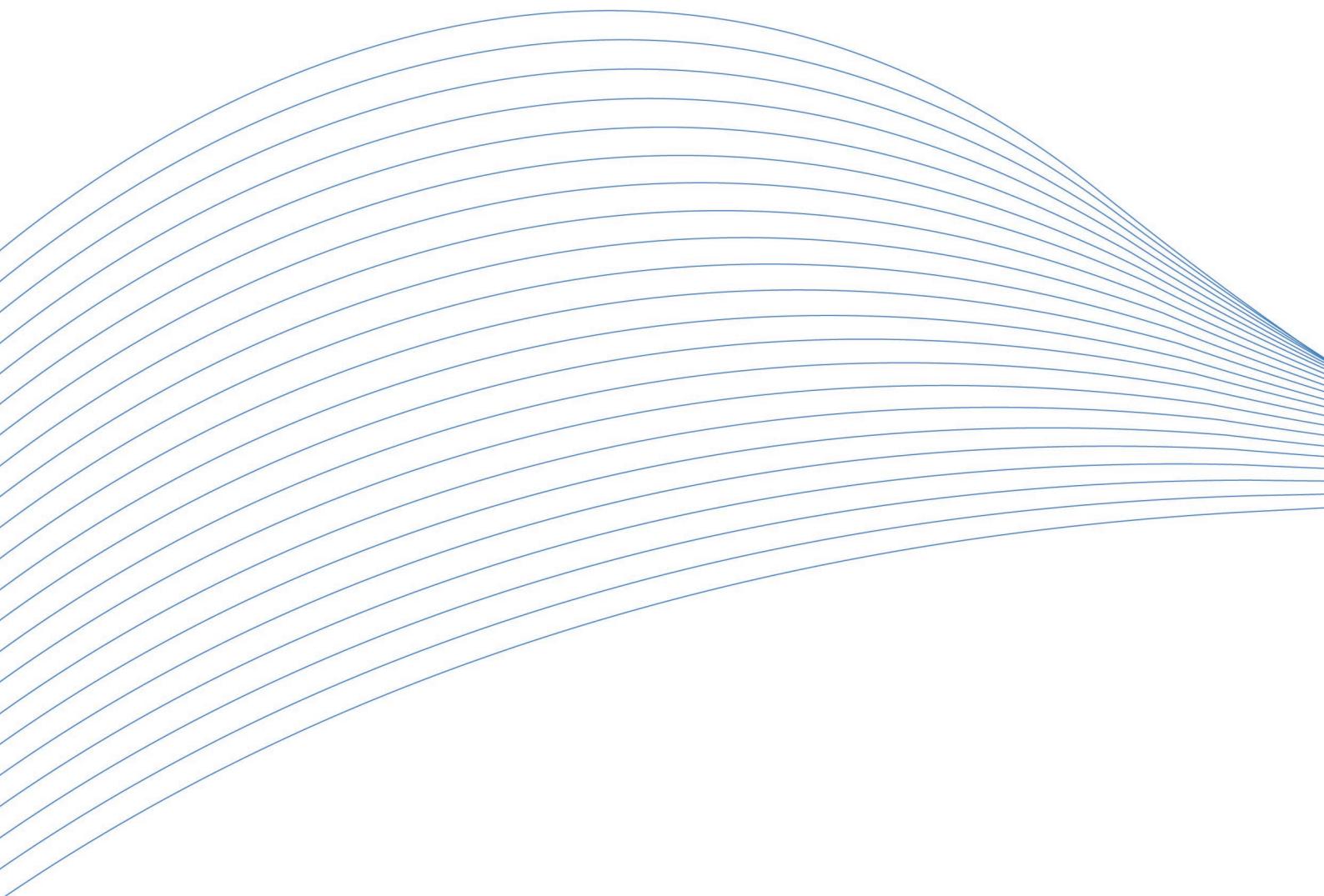
DO0、DO1.....DOn 表示数字量 I/O 输出引脚(Digital Output), n 为数字量输出通道编号(Number).

P2 20 芯 TRIG 总线连接插头

CLK-IN 外部时钟信号

ATR 模拟量触发源信号(Analog Trigger).

DTR 数字量触发源信号(Digital Trigger).



阿尔泰科技

服务热线 : 400-860-3335

网址 : www.art-control.com